

DIXIEME COLLOQUE SUR LE TRAITEMENT DU SIGNAL ET SES APPLICATIONS

1035



NICE du 20 au 24 MAI 1985

UNE STRUCTURE MULTI-PROCESSEURS POUR LE TRAITEMENT DE SIGNAL APPLICATION A L'ANNULATION D'ECHO ACOUSTIQUE

D. DEGRYSE

F. DRUILHE

A. GILLOIRE

OROS

Chemin des Clos - ZIRST
38240 MEYLAN - FRANCE

OROS

Chemin des Clos - ZIRST
38240 MEYLAN - FRANCE

CNET

LAA/TSS/CMC - BP N°40
22301 LANNION FRANCE

RESUME

SUMMARY

Les équipements d'annulation d'écho existants sont inadaptés pour améliorer la qualité des services d'audioconférence et de vidéoconférence. Une bande passante de 7 kHz est nécessaire, ce qui multiplie le volume de calcul par 4 dans le cas de l'algorithme LMS classique ; la taille des mots doit être augmentée pour traiter des données codées sur plus de douze bits et pour avoir une meilleure estimation du chemin d'écho. Dans le but de tester en temps réel des algorithmes d'annulation d'écho de type LMS, une structure modulaire de traitement du signal, avec le logiciel associé, a été développée. Celle-ci est bâtie autour d'un bus synchrone permettant des transferts de 5 millions de mots de 24 bits par seconde. Le bus est basé sur un concept multi-maître et comprend des primitives de synchronisation câblées.

Cette structure autorise l'implémentation, en temps réel, d'un filtre adaptatif de type LMS à 3000 coefficients pour une fréquence d'échantillonnage de 16 kHz, ce qui correspond à environ 100 millions de multiplications et d'additions par seconde.

Le bus supporte plusieurs modules tels que :

- Un module de calcul entièrement programmable, avec un jeu d'instructions standard pouvant être défini par l'utilisateur.
- Des modules câblés réalisant le filtrage LMS adaptatif. Le nombre de bits utiles de chaque paramètre est programmable.

Cette structure peut supporter des améliorations, par exemple, le remplacement de modules câblés par d'autres entièrement programmables équipés de processeurs VLSI de traitement du signal. Les caractéristiques temps réel de traitement du signal peuvent être étendues à d'autres problèmes d'acoustique :

- Simulation de réverbération,
 - Traitement multi-microphone.
- Ou d'autres domaines tels que :
- la parole,
 - La géophysique.

Existing echo cancellers are inadequate for use in the quality improvement of audio-conference and videoconference services. To be useful for this purpose, a bandpass of up to seven kHz is required, which would multiply by four the volume of computations in the case of the classical LMS algorithm ; larger word sizes are also required to handle data coded with more than twelve bits per sample and to get better estimates of the echo path. For the purpose of testing LMS-type echo cancellation algorithms in real time, a modular structure for signal processing has been designed, with its related software. This structure is built around a synchronous bus allowing 5 millions 24 bits transfers per second. The BUS is based on a multi-master concept and includes hard-wired synchronisation primitives.

This structure allows the implementation in real time of a LMS adaptive filter with 3000 coefficients and a 16 kHz sampling rate, which correspond to almost 100 millions multiplications and the same number of additions per second.

The BUS supports several modules, such as :

- A fully programmable computations module, with a standard instruction set, whose micro programming may be defined by the user. This module implements general signal processing functions like FIR filters and the computation of various scalar parameters peculiar to the LMS algorithms.
- Dedicated computing modules implementing LMS adaptive filtering. the number of bits assigned to each parameter is widely programmable in these modules.

The structure can support further improvements like the replacement of dedicated computing modules by fully programmable ones based on signal processing LSI's. Its purposes as a real time signal processor may be extended to other acoustical problems such as reverberation simulation and multi-microphone processing, as well as further areas such as speech processing and geophysics.



UNE STRUCTURE MULTI-PROCESSEURS POUR LE TRAITEMENT DE SIGNAL
APPLICATION A L'ANNULATION D'ECHO ACOUSTIQUE

L'ALGORITHME DE BASE

Le schéma-bloc de base de l'annuleur d'écho est représenté Fig. 1.
A l'instant t , $x(t)$ est le signal reçu, $[h_k(t), k=0, \dots, \infty]$ est la réponse impulsionnelle du chemin d'écho (non stationnaire), $[\hat{h}_k(t), k=0, \dots, N-1]$ est la réponse impulsionnelle estimée, $y(t)$ l'écho vrai, auquel s'ajoute le signal $n(t)$ produit par les locuteurs dans la salle, $\hat{y}(t)$ est l'écho estimé et $e(t)$ le signal envoyé en ligne.

Les relations entre les différents signaux sont :

$$y(t) = \sum_{k=0}^{\infty} h_k(t) \cdot x(t-k) \quad (1)$$

$$\hat{y}(t) = \sum_{k=0}^{N-1} \hat{h}_k(t) \cdot x(t-k) \quad (2)$$

$$e(t) = y(t) - \hat{y}(t) \quad (3)$$

Dans une version usuelle de l'algorithme du gradient stochastique (3), les coefficients sont adaptés suivant la formule récursive :

$$\hat{h}_k(t+1) = \hat{h}_k(t) + \gamma(t) \cdot e(t) \cdot x(t-k) \quad (4)$$

$$\gamma(t) = 2\mu/\hat{E}(t), \quad \mu < 1 \quad \text{pour la stabilité.}$$

$\hat{E}(t)$ est une estimation de l'énergie du signal présent dans le filtre de réponse impulsionnelle $\hat{h}(t)$.

Deux méthodes sont adéquates pour la calculer :

- Fenêtre rectangulaire :

$$\hat{E}(t) = \sum_{k=0}^{N-1} x^2(t-k) \quad (5)$$

- Fenêtre exponentielle :

$$\hat{E}(t) = \beta \cdot \hat{E}(t-1) + N(1-\beta) \cdot x^2(t) \quad (6)$$

$$0 < \beta < 1$$

Diverses formes dérivées de l'algorithme de base sont envisageables dans le but de simplifier l'arithmétique :

- Troncatures des signaux $x(t)$ et $e(t)$ à un nombre réduit de bits.

- En particulier algorithme du signe :

$$\hat{h}_k(t-1) = \hat{h}_k(t) + \gamma(t) \cdot \text{Sign}(e(t)) \cdot x(t-k)$$

Par ailleurs, la qualité de l'algorithme peut être améliorée par un calcul des coefficients (formule 4) sur un nombre de bits supérieur à celui employé dans le calcul de la convolution (formule 2)

DIVERSES STRUCTURES

D'ANNULEURS D'ECHO ENVISAGEABLES

L'identification des 100 premières ms de la réponse impulsionnelle conduit à un algorithme travaillant sur 1600 coefficients pour la fréquence d'échantillonnage de 16 kHz. Cette longueur est prohibitive : la convergence de l'algorithme est trop lente et le bruit d'algorithme trop élevé. La forme directe de l'algorithme de base doit donc être remplacée par d'autres solutions, parmi lesquelles :

- L'introduction d'une partie récursive, permettant de réduire le nombre global de coefficients, ce qui n'est pas prouvé dans le cas de l'écho acoustique.

- Le découpage en deux bandes, avec traitement séparé dans les deux bandes (4).

- La généralisation de la solution précédente à un nombre quelconque de bandes.

Par ailleurs, un dispositif doit être prévu pour bloquer ou ralentir l'adaptation en cas de double parole ($n(t) \neq 0$).

La structure multi-processeurs décrite dans cet article permet des expérimentations approfondies sur ces différentes solutions.

UNE STRUCTURE MULTI-PROCESSEURS POUR LE TRAITEMENT DE SIGNAL
APPLICATION A L'ANNULATION D'ECHO ACOUSTIQUE

DESCRIPTION GENERALE

Les algorithmes de traitement de signal à implémenter se décomposent généralement en deux types de tâches :

- Une tâche extrêmement répétitive, très gourmande en opérations arithmétiques, ex. : FFT, Filtre, WIDROW ...

- Une (ou plusieurs) tâche plus légère, qui contient toute la partie décisionnelle et intelligente de l'algorithme. Cette tâche doit pouvoir être facilement modifiable.

L'architecture de cette machine est organisée autour d'un BUS rapide, spécifique, synchrone. Cette solution est préférable à une réalisation série [4] pour plusieurs raisons :

- La structure matérielle ne dépend pas de l'algorithme à implanter, ni de sa taille ; elle peut être plus facilement modifiable pour des variantes à cet algorithme (récursivité).
- La liaison avec un ordinateur hôte pour le téléchargement et l'initialisation de la machine en est facilitée.
- La maintenance et la mise au point de chaque module s'effectuent de manière fonctionnelle, module par module.

Le filtre de WIDROW de 2000 à 3000 points à 16 kHz de fréquence d'échantillonnage, impose un découpage en 8 à 12 processeurs esclaves, identiques, à 6 niveaux de pipe-line chacun. Une étude de la dynamique des mots à traiter [5] montre que l'on doit pouvoir représenter des données sur 24 bits (en virgule fixe normées à 1, en complément à 2).

La machine comprend donc (voir schéma 2) :

- Un bus rapide.
- 8 à 12 processeurs esclaves, au séquencement câblé, paramétrables en nombre de points de calcul ainsi qu'en taille de mots.
- Un (ou plusieurs) processeur général entièrement programmable possédant sa propre mémoire de travail.
- Un module de 4 voies analogiques comprenant
 - . 2 CAN 16 bits.
 - . 2 CNA 16 bits.

Chaque convertisseur peut être associé à une mémoire FIFO de longueur programmable.

Le rapport Signal à Bruit mesuré de la chaîne de conversion est supérieur à 86 dB.

- Un module d'interfaçage au ordinateur hôte.
- Une mémoire partagée, accessible à tous.
- Un mécanisme câblé de synchronisation entre tâches.
- Un port d'entrée-sortie parallèle 8 bits.

Le BUS défini ici autorise des échanges à 5 Méga-transferts par seconde. Il est composé de 16 lignes d'adresses et 24 lignes de données.

La phase d'arbitrage et d'attribution du BUS s'effectue pendant la demi-phase précédant le transfert. L'accès à ce BUS garantit l'indivisibilité temporelle entre processeurs ; ceci est une caractéristique importante du système.

Chaque processeur, susceptible d'être maître du BUS possède un mécanisme câblé de gestion d'accès à ce BUS, qui peut prendre la décision d'autorisation de transfert au cycle suivant en moins de 100 ns. Ceci permet, en cas de demande plus prioritaire, de pouvoir réitérer la demande au cycle suivant, sans phase d'attente.

MECANISME DE SYNCHRONISATION

Pour coordonner plusieurs tâches entre elles de manière simple et infaillible, un mécanisme de sémaphore à un seul point d'accès a été utilisé. On se sert ici du fait que l'accès au BUS garantit l'indivisibilité temporelle. Il faut donc que ce mécanisme s'exécute en un seul cycle.

Afin de ne pas augmenter inutilement les transferts sur le BUS, par des interrogations continues de sémaphores, une ligne spécifique aux opérations de synchronisation (/BSIG : significant event) a été ajoutée. Ce signal devient actif dès que l'un des 256 drapeaux disponibles effectue une transition positive, et ce dans le même cycle d'horloge.

Description de la procédure :

Toute unité de traitement en attente d'une information venant d'une tâche différente observe le signal /BSIG sans pour autant effectuer d'accès au BUS.

Lorsqu'un des drapeaux est positionné par un ordre LECTURE - ET - MISE - A - UN, les processeurs en attente viennent interroger, par un ordre LECTURE - ET - MISE - A - ZERO, le drapeau qui, à un instant donné, les concerne. Si le drapeau interrogé était bien activé, le processeur continue sa séquence, sinon il attend un nouvel événement (/BSIG).

Ce mécanisme présente, de plus, l'avantage d'être extrêmement simple à implanter, puisqu'il se compose d'une mémoire associée à un circuit de type PAL et ce pour l'ensemble de la machine.

Le module d'acquisition et de restitution d'échantillons analogiques fonctionne selon ce principe.

LE PROCESSEUR PRINCIPAL

Les contraintes de performance associées à cette machine ont imposé la réalisation d'une unité centrale spécifique :

Aucun processeur de signal (VLSI) disponible ne pouvait être utilisé dans le cadre de cette application, l'espace mémoire adressable et la vitesse de calcul de ces composants étant généralement insuffisants.

Pour bénéficier pleinement des performances du BUS précédemment décrit, un certain nombre d'objectifs ont été atteints :



UNE STRUCTURE MULTI-PROCESSEURS POUR LE TRAITEMENT DE SIGNAL
APPLICATION A L'ANNULATION D'ECHO ACOUSTIQUE

- Protocole d'attente de disponibilité du BUS câblé, plutôt que programmé.
- Exécution d'une instruction par cycle de BUS.
- Pipe-line à trois niveaux au maximum.
- Possibilité de faire une manipulation sur 24 bits en deux instructions (lecture, écriture).

Pour garantir les performances temps réel des algorithmes à exécuter (décomposition au moyen de filtres miroir en 8 sous-algorithmes), les contraintes suivantes ont été fixées :

- Processeur au jeu d'instructions entièrement micro-programmable.
- Possibilité d'exécuter un point de convolution par instruction (multiplication, addition, décalage mémoire, incrémentation des pointeurs).
- Possibilité de saturer de manière automatique les résultats des opérations arithmétiques en cas de débordement.
- Exploitation sous plusieurs formats, dont un pseudo-flottant, du résultat du multiplieur accumulateur.
- Un pas de division par instruction.

Ce processeur est directement téléchargé et commandé par le calculateur hôte depuis le BUS.

LOGICIEL

Cette machine possède un code instruction micro-programmable qui peut être modifié d'un programme à l'autre, suivant le besoin d'une instruction particulière. Le micro-code étant ouvert à l'utilisateur, il est nécessaire de faire la jonction, de manière absolue, entre la définition des instructions et l'assembleur. La solution retenue comprend un micro-assembleur qui fournit à un macro-assembleur standard (ici MACRO-11 de DEC) le nom, les caractéristiques et le micro-code des instructions. Le fichier exécutable, généré par le macro-assembleur comprend à la fois le micro-code de la machine et le code programme. On a ainsi un ensemble cohérent, directement exécutable dans un même fichier. Le micro-assembleur, écrit en PASCAL, détecte lors de la définition d'une instruction les conflits d'accès aux divers éléments de l'Unité de Calcul.

Outre ce logiciel d'assemblage, plusieurs logiciels d'exploitation sont disponibles :

- Programme de diagnostic.
- Programme de mise au point temps réel permettant :

- * La visualisation des variables.
- * Leur modification.
- * L'exécution pas à pas.

- Programme de chargement et de sauvegarde de l'ensemble, ou de parties de la machine, par exemple : réponse de la salle ou réponse estimée.

CONCLUSION

Cette machine autorise la modification en cours d'expérimentation des différents paramètres de l'algorithme (valeur des gains, des coefficients, etc ...). Cette particularité permet de constater, en temps réel, les améliorations qui en résultent.

De par sa structure modulaire et sa grande puissance de calcul, l'architecture décrite peut être étendue à l'étude et à la mise au point d'autres algorithmes.

Le BUS défini ici est indépendant des modules de calcul qui y sont connectés ; il supporte en particulier les circuits VLSI de traitement de signal présents et à venir. Son mécanisme câblé de synchronisation entre tâches en fait une machine bien adaptée à un environnement multi-tâche.

REFERENCES

- (1) M.M. SONOHI / D.A. BERKLEY : "Silencing echoes on the Telephone Network". Proc. IEEE, 68-8, 1980, p 948 - 963.
- (2) O.A. HORNA : "Echo canceller with adaptive transversal filter utilizing pseudo-logarithmic coding". COMSAT Tech. Rev., vol. 7 n°2, p 393 - 428
- (3) B. WIDROW and Al. : "Stationary and non-stationary learning characteristics of the LMS adaptive filter". Proc. IEEE, 64-8, 1976, p 1151 - 1162.
- (4) K. OZAWA, T. ARASEKI, Y. ITOH : "An adaptive echo canceller using digital signal processor LSI chips". ICASSP 1983, p 466 - 469.
- (5) Mr BELLANGER and C. CENGIZ EVCI : "On computational complexity in adaptive digital filter". ICASSP 1983, Proc., Boston.

UNE STRUCTURE MULTI-PROCESSEURS POUR LE TRAITEMENT DE SIGNAL
APPLICATION A L'ANNULATION D'ECHO ACOUSTIQUE

Figure 1 : L'Algorithme de Base

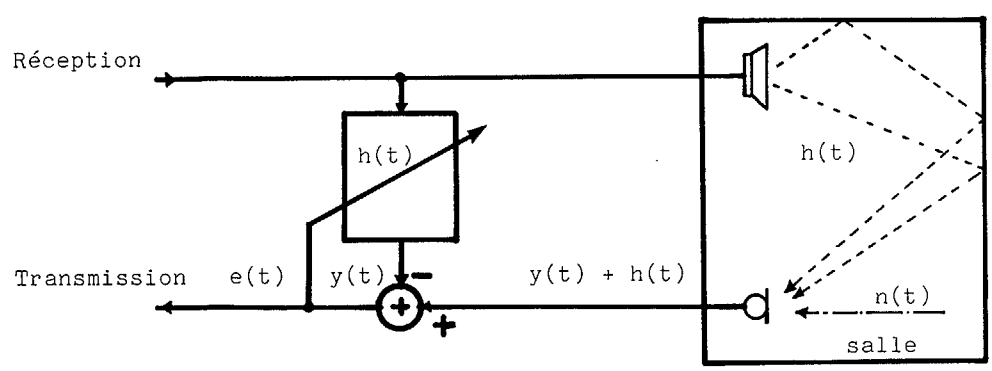


Figure 2 : Architecture de la machine

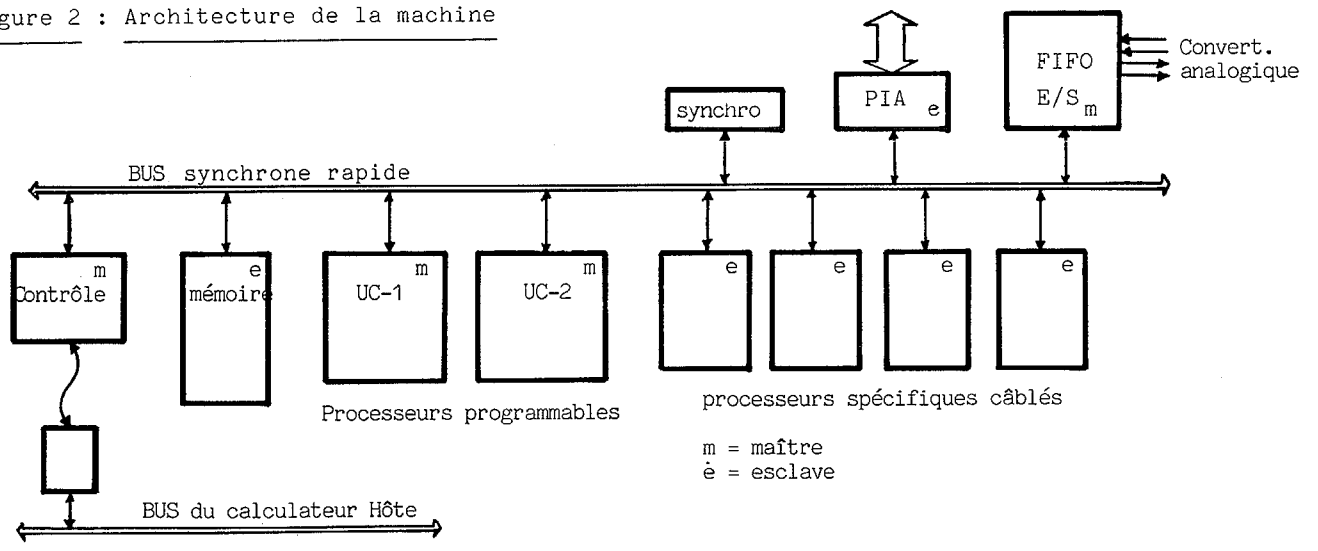


Figure 3 : Le processeur Principal

