

# COLLOQUE NATIONAL SUR LE TRAITEMENT DU SIGNAL ET SES APPLICATIONS

59/1



NICE du 26 au 30 AVRIL 1977

## UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES EN TRAITEMENT ANALOGIQUE DU SIGNAL

L. AUDAIRE - J. BOREL - G. MERCKEL - G. RIGAUX

C.E.A. - C.E.N.G. LETI/MEA 85 X 38041 GRENOBLE CEDEX

### RESUME

Les dispositifs à transfert de charges (DTC) sont des dispositifs analogiques. Qu'ils soient analysés sous forme de ligne à retards ou de registre à décalage, ils constituent une mémoire analogique où sont stockés autant d'échantillons d'un signal, qu'ils comportent d'étages. Leur comportement est à caractériser autant par les concepts classiques analogiques : niveaux de signal et de bruit, distortion, bande passante ; que ceux caractéristiques des mémoires : durée de mémorisation et fréquence de sortie.

La technologie de leur réalisation est entièrement compatible avec celle des circuits à transistors MOS.

Les circuits que nous présentons, associent DTC et circuits périphériques analogiques. Les résultats obtenus sur cette génération de circuits peuvent se résumer à :

- . dynamique 60dB
- . distortion 1/100
- . fréquence de transfert maximale 200KHz
- . bande passante 20KHz
- . impédance de sortie 10 K $\Omega$ .

Ces circuits sont des véhicules de test, tant en ce qui concerne le fonctionnement analogique du DTC que de son association avec une circuiterie analogique MOS.

A partir de ces résultats préliminaires, nous commençons l'analyse de l'impact de ces concepts de fonctionnement, sur ce que serait le calcul d'une transformée de Fourier, d'un produit de convolution, d'une fonction de corrélation au moyen de dispositifs entièrement intégrés mettant en oeuvre DTC et circuits périphériques à transistors MOS.

### SUMMARY

Charge Coupled Devices (CCD) have an increasing impact for processing analog information. We present two devices in which are associated CCD analog delay line and peripheral analog circuits on the same wafer.

The main experimental results are :

- . dynamic range : 60dB
- . distortion rate : - 40dB
- . noise level : 200 $\mu$ V
- . frequency : 200KHz

Based on these results, the following analog calculus are investigated :

Faults in the calculation of a Fourier transform. Convolution and correlation fonction.



UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

Sommaire

INTRODUCTION

- 1 - L'effet DTC
  - 1.1. Effet mémoire
  - 1.2. Décalage
- 2 - Circuits et mesures électriques
  - 2.1. Présentation des circuits
  - 2.2. Mesures
- 3 - Analyse du fonctionnement analogique du système
  - 3.1. Distortion
  - 3.2. Nombre de points de calcul
  - 3.3. Effet de l'inefficacité de transfert

CONCLUSION

-----

INTRODUCTION

Les Dispositifs à Transfert de Charges (D.T.C.) dont le comportement est fondamentalement capacitif, permettent de mémoriser les échantillons d'une fenêtre temporelle d'un signal analogique, sous forme de charges électriques véhiculées dans une suite de condensateurs.

Les deux fonctions élémentaires (stockage et transfert), propres aux structures MOS, sont mises en oeuvre dans le DTC qui apparaît indifféremment comme une ligne à retard, un registre à décalage ou une mémoire analogique.

L'intérêt fondamental, est d'avoir un comportement analogique vis à vis des signaux véhiculés.

Un autre avantage est une entière compatibilité de réalisation avec des circuits périphériques à transistors MOS.

Il en découle la possibilité d'intégrer sur une même puce des registres à décalage et des circuits périphériques de commande ou de calcul. C'est dans cette optique que nous avons réalisé, à la demande du CNET, les circuits présentés ici, qui sont des registres à décalage à entrée série et 16 sorties parallèles. Ces circuits sont caractérisés par les concepts classiques dépendant de l'amplitude des signaux (bruit, distortion, dynamique) et de leur fréquence (fonction de transfert).

Dans la fonction de transfert est incluse la notion d'échantillonnage, ainsi que le comportement dispersif de la ligne à retard. A terme, ces dispositifs seront intégrés dans des systèmes, par exemple LSI analogiques calculant un produit de convolution, une transformée de Fourier ou une fonction de corrélation. L'intérêt qui sera porté à de tels opérateurs, sera fonction de leur puissance de calcul. Après avoir présenté l'effet DTC puis les circuits et les résultats obtenus, nous abordons certaines incidences du fonctionnement analogique propre au DTC sur le calcul des trois algorithmes.

Le DTC est constitué d'une série de grilles adjacentes gravées dans le métal de la structure (cf Fig. 3).

1 - L'EFFET D.T.C.

La figure 1 [1] présente la photographie prise au microscope électronique d'une coupe de la structure Métal, Isolant, Semiconducteur du DTC. Le métal (aluminium) est isolé du substrat (silicium d'orientation cristalline 100, dopé N à raison de  $5.10^{14}$  atomes par centimètres cubes) par une couche de dioxyde de silicium ( $SiO_2$  épaisseur  $0,1\mu M$ ). Les grilles sont isolées entre elles par de l'alumine ( $Al_2O_3$ ) obtenue par oxydation anodique de l'aluminium. L'espace inter grille (gap) est de l'ordre de  $1,7\mu M$ .

1.1. Effet mémoire (figure 2A)

Dans un DTC, le signal (%) est constitué de porteurs minoritaires et est mémorisé transitoirement sur l'armure commune à deux condensateurs de la structure MOS située à l'interface isolant semiconducteur. L'un des condensateurs a pour diélectrique, l'oxyde de silicium ( $C_{ox}$ ). L'autre a pour diélectrique la zone de charge d'espace qui apparaît au voisinage de la surface du semiconducteur lorsque l'électrode de grille est polarisée (Cd). Cette polarisation vide le volume du silicium proche de la surface de ses porteurs minoritaires du substrat à l'interface  $Si/SiO_2$ .

Ces porteurs constituent la charge signal. Remarquons ici que les porteurs générés par effet thermique dans la charge d'espace sont également collectés à l'interface  $Si/SiO_2$ . Cette génération parasite dégrade l'information utile du signal. Comme tout condensateur, cette mémoire présente des fuites qui imposeront un temps d'intégration ou une période de calcul limités. La charge mémorisable varie continuellement de zéro à une valeur maximale. Cette propriété constitue le fondement du comportement analogique du DTC. De plus, la variation du potentiel par rapport au substrat (dans la mémoire) est pratiquement proportionnelle à la charge signal.

L'équation phénoménologique :

$$\varphi_s \approx \varphi_d - \frac{q_0}{C_m}$$

où :

	ordres de grandeur typiques
--	--------------------------------

$\varphi_s$ est le potentiel dans la mémoire de .....	- 10 à - 0,6 V
---	----------------

$\varphi_d$ potentiel en l'absence de charge .....	- 10 V
--	--------

$q_0$ charge signal .....	# 1 pC
---------------------------	--------

$C_m$ capacité de la mémoire .....	# 1 pF
------------------------------------	--------

Dans les circuits présentés, la mémoire est lue par un transistor MOS dont l'impédance d'entrée est purement capacitive au travers d'une diode flottante. Cette diode est reliée au reste du circuit par des impédances capacitives et suit ainsi les variations de potentiel de la mémoire.

Ce système de lecture préserve la charge signal mais atténue, à charge donnée, la tension.

UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

1.2. Décalage (figures 2B et C)

Le décalage est fait par transport de charge d'une mémoire  $\emptyset_1$  vers une mémoire adjacente  $\emptyset_2$ . La distance typique entre points mémoires est de  $1,7\mu\text{M}$ .

Le signal d'horloge assure le transfert des charges de  $\emptyset_1$  vers  $\emptyset_2$ . La fin du transfert est assurée en désactivant la mémoire de départ  $\emptyset_1$  (potentiel de l'horloge proche de zéro). Après transfert, les échantillons du signal ont été décalés d'un rang dans l'ensemble des mémoires.

L'unidirectionalité du décalage est assurée électriquement par un système de 3 phases. Un certain nombre de phénomènes interdisent un transfert idéal de la charge d'une mémoire vers l'autre. Le phénomène prépondérant, aux fréquences de décalage qui nous intéressent ici, est un effet mémoire parasite lié à la présence de pièges à l'interface Si/SiO<sub>2</sub> qui prélèvent un certain nombre de charges au signal mémorisé et réintroduisent les charges piégées dans les échantillons suivants. Cette dégradation de l'information contenue dans deux échantillons successifs induit un effet de filtrage passe bas. Le DTC considéré en tant que ligne à propagation présente un comportement dispersif. Le comportement harmonique petits signaux en module et déphasage est donné par les expressions approchées :

gain  $\approx n\epsilon (1 - \cos 2\bar{n} f Th)$

phase  $\approx n\epsilon \sin 2\bar{n} f Th$

avec :

- n : le nombre de décalages effectués avant l'injection dans la mémoire considérée
- $\epsilon$  : inefficacité du transfert (fraction relative de charge non transférée)
- f : fréquence du signal incident
- Th : période de l'horloge de décalage.

Avec la limitation sur le temps d'intégration, l'effet de l'inefficacité de transfert, apparaît comme une limitation du nombre de points de calcul pour une fenêtre temporelle de signal donnée. Ceci constitue une borne supérieure de la puissance de calcul possible avec un DTC.

Deux autres limites sont liées au fonctionnement analogique de l'ensemble de calcul. Le niveau de bruit et le taux de distortion imposent une dynamique maximale aux signaux mis en oeuvre. Nous chiffrons ces deux paramètres au paragraphe suivant où nous présentons deux circuits.

2 - CIRCUITS ET MESURES ELECTRIQUES

2.1. Présentation des circuits

Le circuit de base est constitué par un registre à décalage de 16 étages. Les signaux sont disponibles en permanence et simultanément au travers de 16 interfaces intégrés sur la même puce que le DTC.

Les figures 3.1 et 3.2 présentent les circuits réalisés. En 3.1, l'interface est un circuit qui somme les tensions apparaissant dans trois mémoires consécutives du registre. Du fait du décalage le signal de sortie est constant pendant les trois tiers de la période de transfert dans le DTC. En 3.2, l'interface est un amplificateur différentiel qui fait la différence des potentiels dans les mémoires de deux registres fonctionnant en parallèle et véhiculant des signaux en opposition de phase. La sortie est ici bloquée pendant un tiers de la période de transfert.

Dans les deux circuits, un 17° interface, contemporain de l'entrée, nous a permis de gagner 10dB sur le taux de distortion par effet de contre réaction sur l'entrée. La figure 4 présente les oscillogrammes des signaux sur différentes sorties des registres. La modulation du signal véhiculé par les DTC est triangulaire.

2.2. Mesures

Le tableau 1 résume l'essentiel des mesures faites dans les domaines amplitude et fréquence. On peut noter en particulier :

- . taux de distortion petits signaux : 1%
- . dynamique 1000 (à 10% de distortion)
- . fréquence de coupure de  $F_h/8$  sur la 16ème sortie.

Partant de ces résultats, nous avons fait une reprise du circuit qui est actuellement en cours. Les performances visées sont les suivantes :

- . taux de distortion :  $3.10^3$
- . dynamique :  $10^3$
- . fréquence de coupure :  $F_h/2$  sur toutes les sorties
- . temps d'intégration maximum : 100mS.

Ces chiffres seront utilisés au paragraphe suivant.

Au demeurant les résultats préliminaires obtenus mettent en évidence les propriétés analogiques du DTC. Ils montrent également l'intérêt que présente le DTC associé à un ensemble de circuits périphériques. Il convient dès à présent, d'envisager des systèmes entièrement intégrés. C'est dans cette optique que nous allons introduire dans le paragraphe suivant, l'analyse des incidences du fonctionnement analogique, sur quelques algorithmes du traitement du signal.

3 - ANALYSE DU FONCTIONNEMENT ANALOGIQUE DE SYSTEMES

Nous appelons système un ensemble entièrement intégré calculant en analogique le produit scalaire entre deux N-uplés d'échantillons à la fréquence de l'horloge du DTC. Un tel circuit comporte donc :

- . un registre à décalage de N étages dans lequel circule le signal à traiter
- . un ensemble de N mémoires
- . N multiplieurs analogiques
- . un sommateur.

Selon une schématisation classique, nous considérons des opérateurs idéaux. Les facteurs de dégradation sont introduits en série ou en parallèle dans ces opérateurs. Ces facteurs sont essentiellement le bruit, l'inefficacité de transfert et la distortion. Ceci implique que la sortie est un polynôme d'ordre deux de l'entrée (distortion par harmonique deux). Le système est présumé invariant et les bruits Gaussiens non corrélés. Ces deux hypothèses restent à vérifier.

L'analyse non exhaustive porte sur un transformateur de Fourier, un convolveur et un corrélateur. Les calculs effectués sont respectivement :

$$S_n = \sum_{i=1}^N E_{h-i} \times H_i \quad \text{Les } H_i \text{ sont les échantillons de la réponse impulsionnelle.}$$

$$C_k = \sum_{i=1}^N E_{n-i} \times \sin(k.i/N)$$

$$C_n = \sum_{i=1}^N E_{i-n} \times E_i$$



UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

### 3.1. La distortion

La distortion est introduite en considérant la relation entrée/sortie :  $S = E + d E^2$   
où :  $d/2$  est l'amplitude relative de l'harmonique de rang 2 générée par la distortion, en régime sinusoïdal ( $\approx 3/1000$ ).

#### 3.1.1. Distortion d'entrée

Dans le cas d'un signal de spectre complexe  $H(f)$ , une estimation pessimiste de l'effet de la distortion revient à considérer un spectre parasite généré par la distortion, soit  $d.H(2f)$ , homothétique en fréquence de celui du signal dans un rapport deux et atténué uniformément dans un rapport  $d$ .

#### 3.1.2. Distortion en sortie de mémoire

Celle-ci apparaît sur les deux entrées de chaque multiplieur, elle induit également des calculs "parasites".

##### . Transformateur de Fourier

$$C_h^* = \sum_{i=1}^N (E_{n-i} + d.E_{n-i}^2) \times \left[ (\sin(h.i/N) + \frac{d}{2} \sin(2h.i/N)) \right]$$

d'où :

$$C_h^* = C_h + \frac{d}{2} C_{2h} + d C_{h/2} + \epsilon$$

##### . Filtrage transversal, convolveur

$$S_n^* = \sum_{i=1}^N (E_{n-i} + d.E_{n-i}^2) (H_i + d H_i^2)$$

d'où :

$$S = E \otimes H + d (E \otimes H^2 + E^2 \otimes H) + \epsilon$$

##### . Corrélateur

$$C_n^* = \sum_{i=1}^N (E_{i-n} + d.E_{i-n}^2) (E_i + d.E_i^2)$$

$$C_n^* = C_n + d \text{ Corr} (E^2, E) + \epsilon$$

### 3.2. Le nombre de points de calculs

#### 3.2.1. Influence sur le rapport signal à bruit

Le bruit à l'entrée est traité au même titre que le signal proprement dit. Par ailleurs si l'on suppose les bruits en sortie des mémoires indépendants et si l'on néglige l'effet de la distortion sur ces bruits, ce rapport varie comme la racine carrée du nombre de points DTC.

#### 3.2.2. Influence sur les algorithmes

La fenêtre temporelle que constitue la longueur du registre  $N$  intervient comme une limitation sur le temps d'intégration donc un biais de calcul.

Transformation de Fourier : largeur d'analyse  $\sim 1/N$

Convolution : pente d'atténuation :  $\sim 1/N$

Corrélation : biais de calcul :  $\sim 1/\sqrt{N}$  [3]

#### 3.3. Effet de l'inefficacité de transfert

En un point du registre, le spectre du signal est le spectre du signal à l'entrée multiplié par la fonction de transfert du registre à décalage jusqu'en ce point. La fonction de transfert dépend du nombre de transferts ; elle est différente en chaque point de la mémoire.

Dans le cadre du filtrage nous supposons que la synthèse du filtre a été faite, dans le domaine des fréquences, au moyen d'un développement en série de sinus cardinaux. L'inefficacité de transfert a pour conséquence, de dégrader les zéros du sinus  $x/1\%$  pour un registre de 16 étages doté d'une inefficacité de transfert de  $10^3$ . Les fonctions projectrices ne sont plus rigoureusement orthogonales. L'effet sera surtout sensible sur les zéros de la fonction de transfert du filtre. Cette étude est en cours. Selon [4] il convient de modifier les échantillons de la réponse impulsionnelle par la relation implicite :

$$h_j^* = \frac{h_i - \sum_{j=1}^i h_{i-j}^* \binom{i-1}{j} \epsilon^j (1-\epsilon)^{i-j}}{(1-\epsilon)^i}$$

Nous manquons à l'heure actuelle de données de mesures qui permettraient de déterminer les erreurs dépendantes des hypothèses initiales explicites ou cachées et d'étayer des modèles polysiques et mathématiques de systèmes.

Cependant, un travail en cours, vise à intégrer un filtre transversal type filtre de voies téléphoniques. Cette étude implique un développement de l'analyse ci-dessus dans le cadre spécifique de la convolution.

### CONCLUSION

Il y a 4 ans, nous évoquions à ce même congrès, les possibilités d'utilisation de registres à transfert de charges en traitement du signal. Il y a deux ans, nous présentions un premier prototype de laboratoire. Nous présentons ici, une caractérisation des DIC en tant que composant analogique au travers de trois chiffres :

- . distortion :  $3.10^3$
- . dynamique :  $3.10^3$
- . inefficacité de transfert meilleure que  $10^3$ .

Nous associons au DTC, sur la même puce, des circuits périphériques dont le fonctionnement souffre encore de défauts de "jeunesse" mais, qui à court terme, déboucheront sur des blocs entièrement intégrés. Ces blocs constituent la bibliothèque des fonctions analogiques que le concepteur pourra manipuler et utiliser dans la conception d'un système intégré analogique.

La technologie mise en oeuvre au LETI pour la réalisation des DIC est bien maîtrisée et est donc proche du stade de pré-développement. Cependant, la recherche technologique reste ouverte, dans certains domaines, par exemple : la mise en oeuvre des acquis du Silicium Isolant (IMOS complémentaires pour les circuits périphériques) et (ou) l'utilisation de l'effet MNOS pour la mémorisation non volatile des signaux analogiques. Dans un autre axe, une recherche est à faire au niveau de circuits originaux utilisant au mieux les propriétés du DTC (grande vitesse, faible consommation, haute densité d'intégration  $\Rightarrow$  applications aux systèmes logiques, etc...).

Enfin, à un degré de complexité supérieure, nous abordons l'analyse de systèmes à haute densité d'intégration utilisant au mieux la quantité d'information véhiculée par les DTC.

UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

Liste des figures

Tableau 1

- Fig. 1 Photographie de grille du DTC au microscope à balayage.
- Fig. 2 Schémas électriques équivalents aux grilles DTC.
- Fig. 3 Photographies des circuits.
- Fig. 4 Oscillogrammes du comportement analogique des circuits.

-----

PERFORMANCES DU DTC SANS INTERFACES

- Inefficacité de transfert  $\sim 5.10^4$
- Niveau de sortie à 10% de distortion (sous 47K $\Omega$ ) 3 Vcc
- Distortion petits signaux  $3.10^3$  (500mVcc)
- Niveau de bruit <sup>'2'</sup> 1 mV
- Fréquence d'horloge maximale 200 KHz  
(longueur d'électrode 30 $\mu$ m)
- Retard maximal 30 ms  
(dégradation de 10% par génération thermique)

PERFORMANCES DES INTERFACES SANS DTC

	sommateur fig. 3A	différentiel fig. 3B
- Gain en tension	0,85	5
- Impédance de sortie (K $\Omega$ )	10	15
- Fréquence de coupure (MHz)	1,5	1
- Niveau de sortie à 10% de distortion (Vcc)	5	3
- Distortion petits signaux (200mVcc)	$6.10^3$	$1,6.10^2$
- Niveau de bruit ( $\mu$ V) <sup>'2'</sup>	200	170

PERFORMANCES DE L'ENSEMBLE (DTC + Interfaces)  
(fréquence d'horloge 100KHz)

- Gain d'insertion	0,85	2.4
- Niveau de sortie à 10% de distortion (Vcc)	0,5	1,2
- Distortion petits signaux (200mVcc)	$6,5.10^3$	$1,6.10^2$
- Niveaux de bruit ( $\mu$ V) <sup>'2'</sup>	350	180
- Dynamique (dB) <sup>'3'</sup>	58	62
- Fréquence de coupure (KHz)	8	10

TABLEAU 1  
=====

Remarques

1/ L'essentiel de la distortion est apportée par les interfaces qui n'avaient pas été optimisées en ce sens.

2/ Les niveaux de bruits sont mesurés sur une bande de 100Hz d'un voltmètre sélectif à la fréquence du signal sinusoïdal. Ces bruits sont générés à part égale par le transistor d'entrée de l'interface et par "l'herbe" sur le signal de commande du transfert.

3/ La dynamique est définie par le rapport du niveau du signal à 10% de distortion au niveau du bruit.

Bibliographie

- 1 "Aluminogravure, cimentation : deux techniques pour accroître les densités d'intégration des circuits"  
P. PARRENS - E. TABOURET  
Note technique LETI/MEA n°1200 - 7/12/1976
- 2 "Evaluation des possibilités des dispositifs à transfert de charges en filtrage"  
L. AUDAIRE - G. MERCKEL - G. RIGAUD  
Note technique LETI/MEA n°1195 - 26/11/1976
- 3 "Methodes et techniques de traitement du signal et application aux mesures physiques"  
J. MAX  
Tome 1, Masson - 1972
- 4 "Signal processing application of charge coupled devices - technology and application of charge coupled devices"  
D.D. BUSS - W.H. BAILEY - A.F. TASCH  
International conference of Edinburgh - Sept. 74  
pp. 179-184

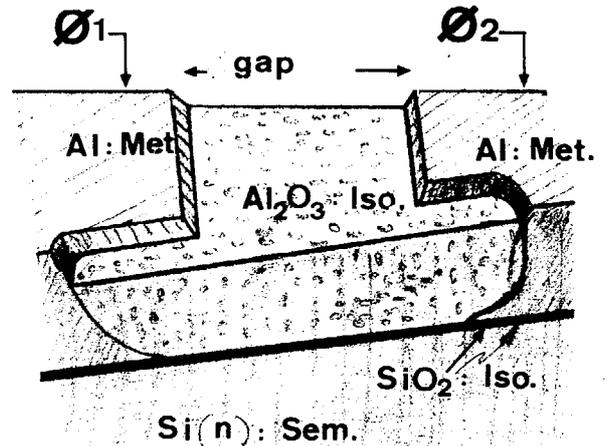
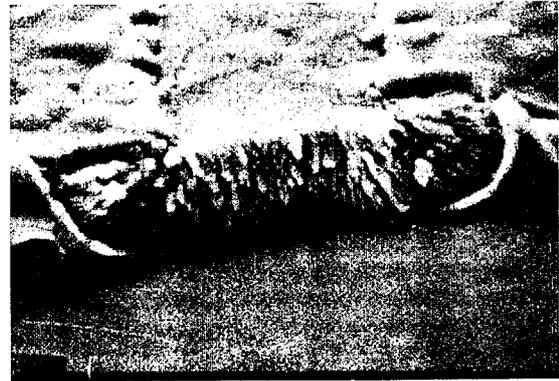
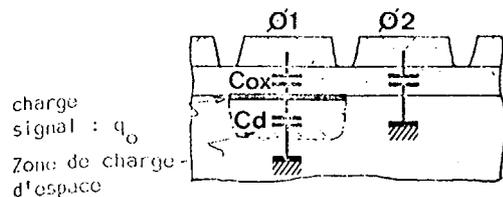


Fig. 1 Coupe du DTC photographiée au microscope électronique



Cox, diélectrique II : SiO<sub>2</sub>

Cd, diélectrique I2 : zone de charge d'espace

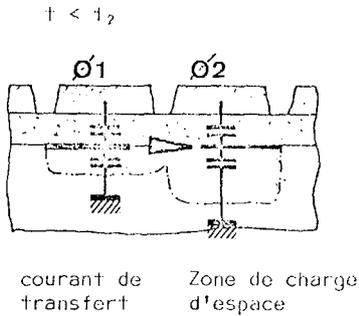
Fig. 2A

Mémorisation t = t<sub>0</sub>



UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

B - TRANSFERT : DECALAGE



C - : INEFFICACITE DE TRANSFERT

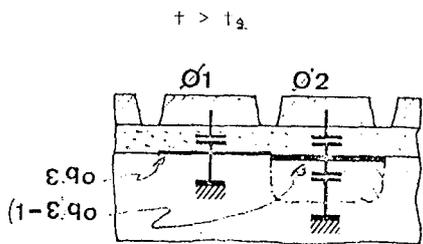
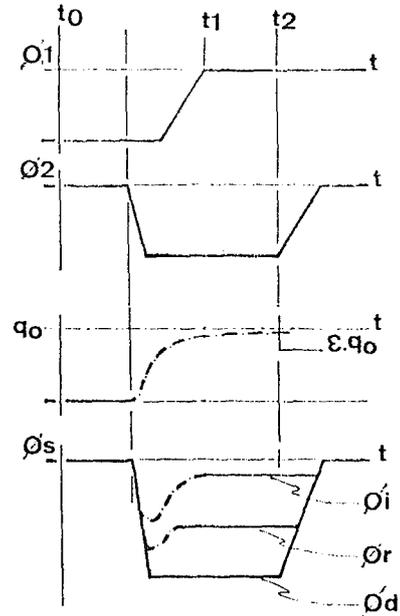


DIAGRAMME DES GRANDEURS  
ELECTRIQUES



$\varnothing_d = q_0 \mp 0$   
 $\varnothing_i = q_0 \mp q_{max}$   
 $\varnothing_r = \text{niveau de "repos" en fonctionnement analogique}$

Fig. 2 Principe de fonctionnement du D.T.C.

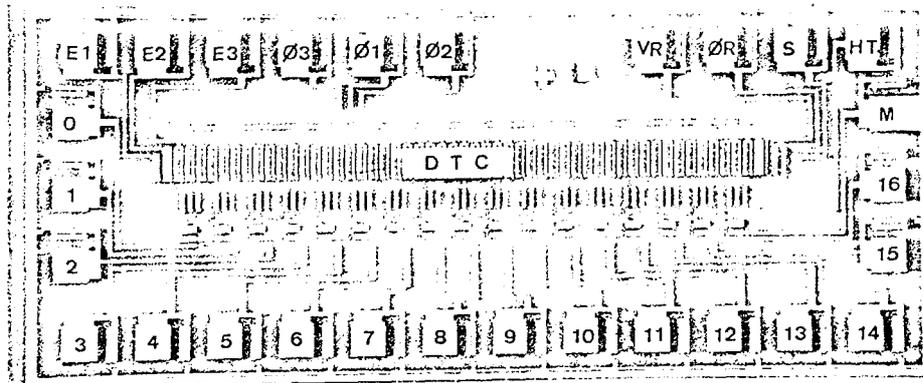


Fig. 3.1 Photographie au microscope optique du dispositif à interface sommateur. échelle 65



UTILISATION DES DISPOSITIFS A TRANSFERT DE CHARGES  
EN TRAITEMENT ANALOGIQUE DU SIGNAL

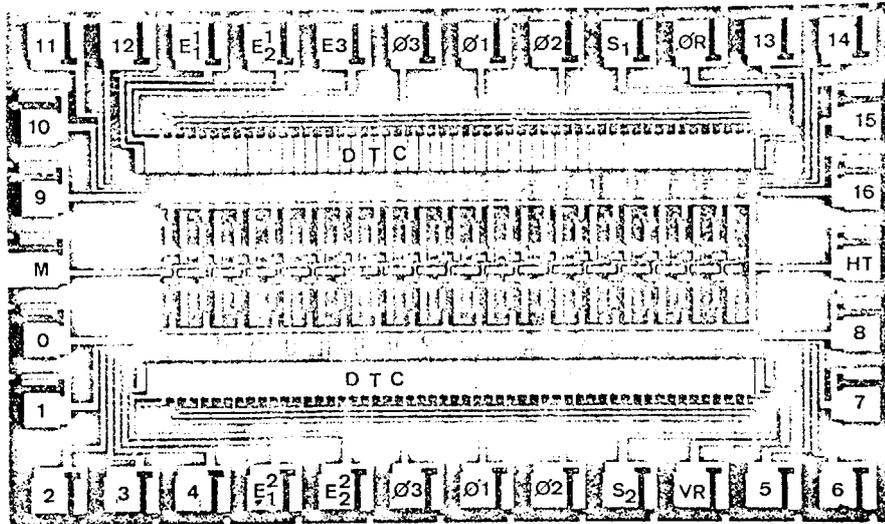
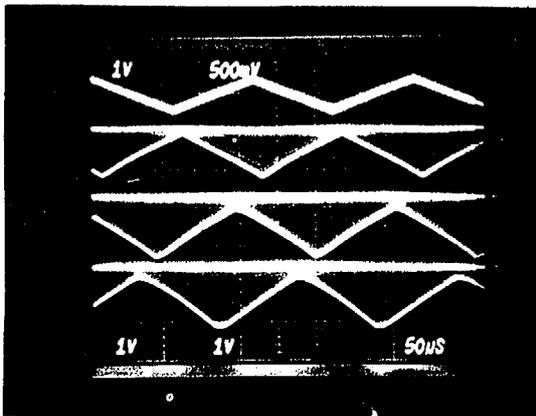
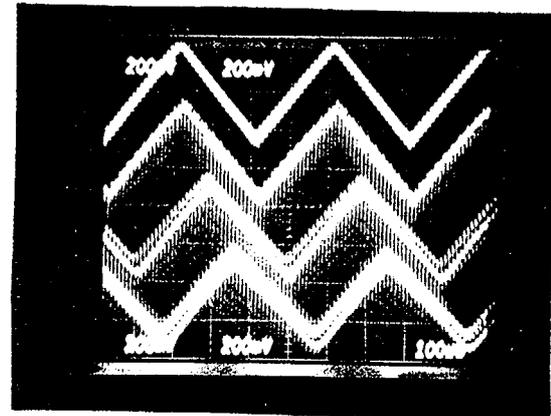


Fig. 3.2. Photographie au microscope optique  
du dispositif à interface différentiel  
échelle 65



Interface différentiel : signal d'entrée  
(500mV)



Interface sommateur

Fig. 4 Oscillogrammes des sorties des dispositifs  
de haut en bas signal d'entrée, sortie N° 1,  
sortie N° 8, sortie n° 16

