

La famille de circuits intégrés spéciales

de TRW s'élargit

TABLE DES MATIÈRES

1. Introduction
 2. La virgule flottante
 3. Filtre non récursif TDC 1028
 4. Corrélation à multiples bits en CMOS
- Bibliographie

1. Introduction

Parmi les projets les plus significatifs qui sont entrepris actuellement chez TRW, deux tendances se dégagent : le remplacement de la technologie bipolaire par une technologie CMOS tout en préservant de hautes vitesses de calcul grâce à l'utilisation de géométries fines (2 à 1 μm), et à l'orientation vers des architectures spécialisées pour obtenir des vitesses de calcul encore plus hautes.

Ceci se traduit par la mise au point de deux circuits qui permettent le calcul rapide en virgule flottante (TDC 1022, TDC 1042), par l'introduction imminente d'un circuit pour réaliser le filtrage non récursif (TDC 1028) fonctionnant aux fréquences « vidéo » et celle de plusieurs circuits en CMOS, notamment un corrélateur à multiples bits (TMC 2220).

2. La virgule flottante

Une dynamique de plus de 380 dB avec un rapport S/B de 90 dB permet de couvrir la majorité des applications de traitement de signal rapide. Le format de 22 bits en virgule flottante se décompose en 16 bits pour la mantisse et 6 bits pour l'exposant, les deux représentés en complément à deux.

Le calcul se fait à une cadence d'horloge de 10 MHz.

Ainsi, quelques problèmes majeurs des ingénieurs ont été allégés ou résolus, notamment en analyse spectrale (TFR), en filtrage récursif, en traitement numérique du signal audio, pour n'en citer que quelques-uns.

Le TDC 1022 est un additionneur-accumulateur, capable non seulement d'additionner et de soustraire, mais aussi de convertir des chiffres binaires de virgule fixe en virgule flottante et vice versa. Le TDC 1022 est bien conçu pour l'implantation d'algorithmes récursifs, une caractéris-

tique de saturation peut être activée. En outre, il est possible de faire l'arrondi et de décaler la mantisse du résultat. La rapidité du calcul est d'autant plus remarquable qu'il faut en 100 ns aligner les deux exposants en décalant la mantisse qui a l'exposant le plus petit avant de pouvoir additionner.

Le problème ne se pose pas avec le multiplieur TDC 1042, l'alignement n'est pas nécessaire. Pour faciliter l'utilisation du circuit, les deux opérands ont des entrées séparées, un petit détail d'architecture permet un contrôle simple pour la multiplication de deux opérands complexes : une boucle contenant deux registres permet de mémoriser la partie réelle et la partie complexe d'un opérande pendant que le deuxième opérande est appliquée à l'autre entrée, facilitant ainsi le contrôle de mémoire pour réaliser les quatre multiplications.

Les deux circuits sont en technologie bipolaire.

3. Filtre non récursif TDC 1028

Le filtre à réponse impulsionnelle finie TDC 1028 est un circuit qui permet de réaliser la convolution ou corrélation en temps réel sur des signaux vidéo. Pour calculer suffisamment vite, une architecture modulaire permettant le pipe-line a été adoptée. La sommation est faite sur 13 bits, avec des entrées et sorties de sommation accessibles pour permettre l'association de plusieurs circuits, chacun réalisant le traitement pour huit valeurs finies par 4 bits. Afin de réaliser des filtres avec $n \times 4$ bits pour les données et $K \times 4$ bits pour les coefficients tout en préservant la vitesse maximale, on utilise $n \times k$ circuits réalisant chacun un sous-produit de convolution ou corrélation (décomposition linéaire) — ceci avec un minimum de matériel si on utilise l'entrée/sortie de sommation interne pour accumuler les résultats des sous-convolutions.

APPLICATIONS

Les coefficients sont chargés séquentiellement, ce qui peut être effectué pendant le filtrage. On réalise ainsi un filtre variable dans le temps, en temps réel.

Le circuit est une technologie bipolaire.

4. Corrélation à multiples bits en CMOS

Ayant comparé les résultats de la simulation de la corrélation de signaux non qualifiés par une corrélation de signaux quantifiés (pour un rapport S/B de 0,1 dB et un calcul sur 1 023 points) une quantification à 4 bits semble assez performante pour la plupart des applications [1].

D'où la décision de réaliser un corrélateur qui contient quatre corrélateurs de 1 bit, chacun calculant 32 points. En utilisant la sommation interne, on peut réaliser la corrélation à un, deux ou quatre voies séparées ou des corrélations en quadrature (deux voies) à 1 ou 2 bits. Les chiffres utilisés peuvent être positifs ou en complément à

deux. Un registre de masque permet de supprimer l'influence de parties non désirées.

De plus, une approximation de l'amplitude d'un vecteur à partir de ses composantes (I) et (Q) est réalisé en utilisant la formule « $MAX + 0.5 MIN$ », avec une erreur moyenne en dessous de 9%, qui peut être réduite à 4% en multipliant le résultat par 15/16.

Ch. TIEFENTHALER
Dipl. Ing., Ingénieur d'Application
TRW, LSI, MUNICH

BIBLIOGRAPHIE

- [1] J. A. ELTON et J. D. HAIGHT, New CMOS chip facilitates multibit correlation, *Proceeding of the ICASSP 84*, San Diego, TRW LSI Products, La Jolla, California.