

Les caméras à balayage de fente intégrées

WILFRIED UHRING¹, MARTIN ZLATANSKI¹, VIRGINIE ZINT¹, JEAN-PIERRE LE NORMAND¹

¹ Institut d'électronique du solide et des systèmes, InESS UMR 7163 UDS/CNRS
23 rue du Loess 67037 Strasbourg Cedex, France

¹Uhring@iness.c-strasbourg.fr, Zlatanski@iness.c-strasbourg.fr,
Zint@iness.c-strasbourg.fr, Lenormand@iness.c-strasbourg.fr

Résumé – L'article présente des structures de capteurs spécifiques qui permettent de reproduire le fonctionnement d'une caméra à balayage de fente sur un circuit intégrés. On parle alors de caméra à balayage de fente intégrée. L'article expose deux approches, l'une matricielle et l'autre vectorielle. Des démonstrateurs ont été réalisés en technologie CMOS et BiCMOS 0,35 μm . Ils présentent une résolution spatiale de 20 μm et une résolution temporelle inférieure à la nanoseconde

Abstract – The paper describes some specific sensors which allow to reproduce the functionality of a streak camera on a single chip. These sensors are called solid state streak camera. A matrix and a vector approach are described. Some prototype realized in 0,35 CMOS and BiCMOS technology show a spatial resolution of 20 μm and a temporal resolution of less than one nanosecond.

1 Introduction

L'imagerie rapide et ultra-rapide a connu ces dernières années une évolution majeure et a trouvé de nombreuses applications scientifiques, médicales, biologiques et industrielles. Les systèmes d'imagerie rapide peuvent être classifiés en fonction du flot de données qu'ils génèrent. Les Giga-échantillons par seconde : il s'agit des caméras vidéo rapides qui capturent des images en deux dimensions d'un mégapixel environ à une cadence de l'ordre de 1000 images par seconde (ou toute autre combinaison d'image réduite et de cadence plus élevée qui maintient le produit des deux constant). Le flux de données est très élevé, mais l'électronique et les systèmes de mémorisation ou de traitement actuels permettent de traiter ce flux en continu en sortant les informations du capteur au fur et à mesure qu'il les capture. Les Tera-échantillons par seconde : les cadences mises en jeu ne permettent évidemment pas de traiter l'information, ni de la sortir du capteur en flux continu. Il s'agit des capteurs spécifiques avec stockage de l'information sur circuit (*on chip*) avec lecture en différée de l'acquisition comme les caméras à balayage de fente (CABF) intégrées (1) et les capteurs vidéo extrêmes à 1 million d'images/seconde (2). Le nombre d'échantillons ainsi capturé est limité à la mémoire intégrée au capteur (de mille à un million d'éléments). Les Peta-échantillons par seconde : il s'agit exclusivement des CABF conventionnelles qui permettent de mesurer l'évolution temporelle de l'éclairement d'une ligne d'environ 1000 pixels avec une résolution temporelle de l'ordre de la picoseconde. Le résultat de l'acquisition est stocké sous la forme d'une image 2D dont un axe représente l'espace (la fente) et l'autre l'axe temporel (la fente visualisée à différents instants). Les CABF conventionnelles reposent sur une technologie, arrivée à maturité, de tube d'imageur associé à un système de

balayage. Les hautes tensions statiques et surtout dynamiques, requièrent une coûteuse électronique et une mise au point complexe. De plus, la fabrication délicate du tube génère un coût de production important, ce qui entraîne un prix de vente supérieur à 100 K€ pour une caméra. Cet article expose des structures de système imageur capables de réaliser la fonction CABF sur un seul circuit intégré. Des réalisations de circuit ont démontré la faisabilité du concept en offrant des performances très prometteuses sur des technologies CMOS standard ce qui laisse envisager des débouchés commerciaux intéressants.

2 Les caméras à balayage de fente intégrées à structure matricielle

Le principe d'éclairement d'une CABF à structure matricielle est présenté sur la Figure 1. Il repose sur un capteur spécifique à deux dimensions. L'image d'une fente mécanique est étalée uniformément selon l'axe temporel à l'aide d'une lentille cylindrique.

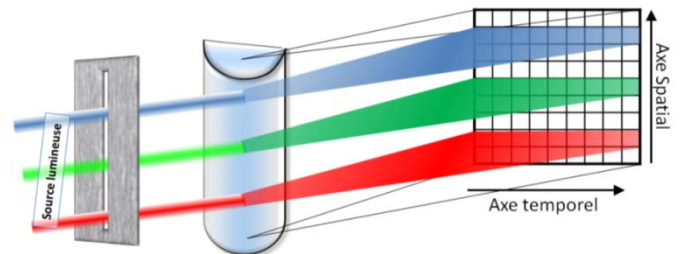


Figure 1 : Principe optique d'une CABF intégrée matricielle.

Chaque pixel d'une même ligne reçoit donc le même signal lumineux. Le capteur balaye ensuite les colonnes en décalant leur phase d'intégration (Figure 2).

Le démarrage de la phase d'intégration pour chaque pixel d'une même colonne commence à l'ouverture du transistor de reset (RPD) et se termine à la fermeture du

transistor d'obturation (SH). La durée de l'intégration vaut donc le retard T_{int} pour tous les pixels de la matrice et peut être très courte (moins d'une nanoseconde). Les signaux de pilotage de ces transistors sont communs à toute la colonne et sont retardés d'une colonne à l'autre. Le retard entre deux colonnes permet d'obtenir des échantillons à un intervalle de temps ΔT . Le générateur de retard peut être réalisé à l'aide de portes logiques qui ont des temps de propagation fixes, ou bien des éléments de retard contrôlés en tension comme des inverseurs dégénérés pour obtenir des délais de l'ordre d'une centaine de picoseconde à quelques nanosecondes. Pour les délais supérieurs à quelques nanosecondes un registre à décalage est utilisé. En technologie standard, les photodétecteurs rapides utilisés sont les photodiodes (3) qui restent le photodétecteur intégré le plus rapide (2). D'après des travaux récents, des phototransistors SiGe sont capables d'offrir un gain supplémentaire et des bandes passantes de quelques GigaHertz, (4) (5) (6). Des photodiodes à avalanche ont été intégrés en technologie CMOS standard (7) (8) (9) et représentent une alternative possible et intéressante de photodétecteur.

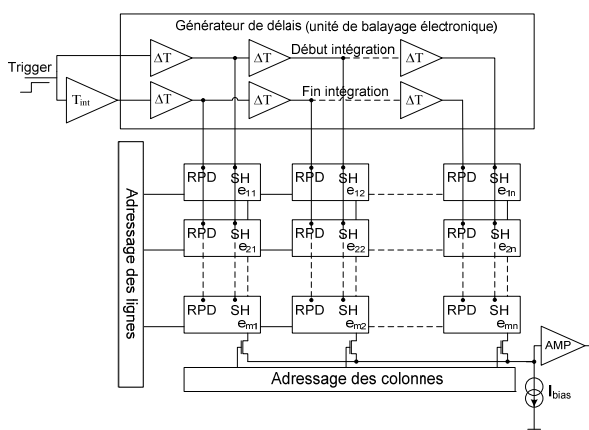


Figure 2 : Architecture du capteur matriciel de la CABF

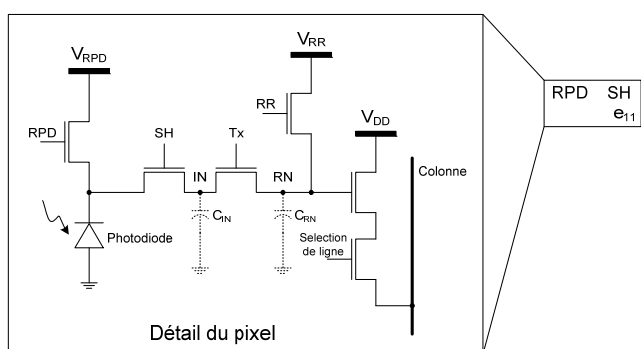


Figure 3 : Détail d'un pixel de la CABF matricielle

2.1 Résultats expérimentaux et discussion

Plusieurs circuits ont été réalisés sur ce principe sur un procédé CMOS standard $0,35 \mu\text{m}$ (1) (10). La structure exposée sur la Figure 3 permet de réaliser une accumulation on chip de plusieurs tirs lasers récurrents afin d'améliorer le rapport signal à bruit. Sur la Figure 4, le résultat de mesure d'une série de 20 impulsions lumineuses récurrentes de 6 ns à mi-hauteur à une

longueur d'onde de 532 nm focalisée sur une seule ligne échantillonnée à 1,5 Géch/s est présenté.

Les CABF intégrées matricielles disposent d'une structure distribuée qui entraîne très peu de contraintes sur l'électronique de mise en œuvre. Le signal délivré par la photodiode n'a que le transistor SH à traverser. Cette structure permet donc d'obtenir des vitesses maximales sur une technologie donnée. La vitesse est principalement limitée par la rapidité de collection du photodétecteur. La consommation du capteur est également très faible car aucun courant de polarisation n'est nécessaire durant la phase d'acquisition. Seul le générateur de retard est actif. L'inconvénient principal de cette structure est sa faible sensibilité. En effet, la puissance lumineuse est divisée autant de fois qu'il y a de colonnes. Ainsi, l'impulsion lumineuse doit comporter au moins une centaine de photons par colonne et par ligne éclairée pour être observable en mode mono coup.

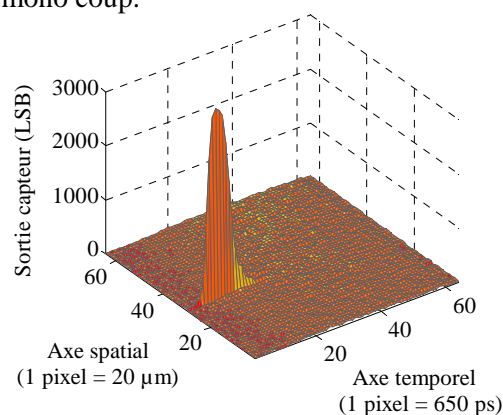


Figure 4 : mesure expérimentale d'une impulsion lumineuse de 6 ns à 532 nm focalisée sur une ligne de $20 \mu\text{m}$ par accumulation « on chip » de 20 impulsions récurrentes

3 Les caméras à balayage de fente intégrées vectorielles

L'architecture d'une CABF vectorielle est exposée sur la Figure 5. Elle repose sur un vecteur de photodétecteurs linéaire, qui représente alors directement la fente de la caméra, et une unité d'échantillonnage et de stockage.

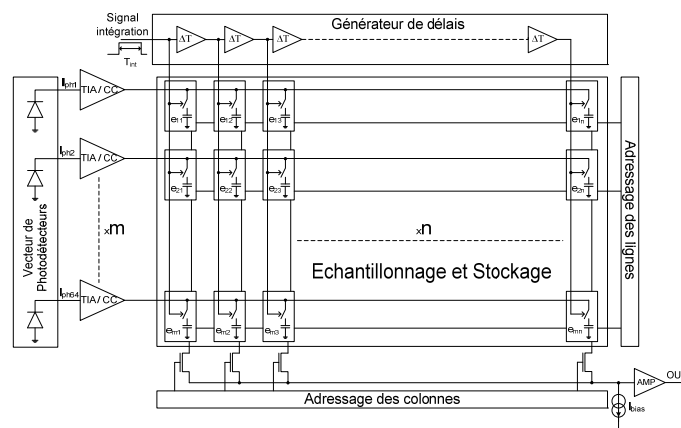


Figure 5 : Architecture du capteur vectoriel de la CABF

La grandeur délivrée par le photodétecteur est un courant photonique. Cette information est récupérée

selon deux modes : le mode direct, où la donnée échantillonnée est l'image directe de l'intensité des photons, ou le mode indirect dans lequel le signal échantillonné doit être traité afin de reconstruire le signal lumineux. Le Tableau 1 récapitule les modes de fonctionnement possibles dans les systèmes d'imagerie rapide

Tableau 1 : Modes de fonctionnement possibles des systèmes d'imagerie rapide intégrés

Mode Direct	
Principe	Electronique mise en œuvre
Conversion courant → tension	TIA et échantillonneur en tension
CABF intégrée vectorielle	
Copie courant → courant	Convoyeur de courant et mémoire de courant
CABF intégrée vectorielle	
Mode Indirect	
Principe	Electronique mise en œuvre
Intégration du courant sur une capacité	Transistor de reset et capacité de diode
CABF intégrée matricielle	
Copie courant et intégration sur une capacité	Convoyeur de courant et capacité d'intégration
CABF intégrée vectorielle	

Le mode direct conversion courant → tension est l'approche la plus naturelle et la plus répandue dans l'optoélectronique rapide. Beaucoup de travaux ont été réalisés sur les amplificateurs transimpédance (TIA) dans le domaine des télécommunications. La bande passante du photodétecteur se rapproche alors de sa limitation intrinsèque et la rapidité du système est donnée par le TIA qui sur des technologies spécifiques peut dépasser les 60 GHz (11) mais la surface occupée par ces dispositifs est incompatible avec l'intégration d'une CABF. En effet, pour cette application, il est nécessaire d'intégrer un grand nombre de TIA (1 par ligne, donc environ 512 à terme). Sur des technologies CMOS standard, des travaux démontrent des vitesses de l'ordre de 3 à 4 GHz (12). Nous avons réalisé un démonstrateur intégrant 13 TIA ayant une bande passante de 3 GHz en technologie BiCMOS 0,35 μm couplés à plusieurs types de photodiodes et de phototransistors intégrés. Le circuit est en cours de caractérisation. Il est important de noter que la consommation d'un TIA est de l'ordre de 5 mA ce qui est important pour cette application. Comme le refroidissement d'un capteur optique est très difficile (un radiateur ne peut pas être placé sur le capteur) il est alors nécessaire de pulser l'alimentation.

Le mode direct copie courant → courant n'est pas très adapté au CABF intégrée. En effet, la cellule d'échantillonnage et de mémorisation en courant est relativement complexe et pas suffisamment rapide. Nous n'avons pas trouvé de structure fonctionnant sur ce mode qui dépasse 1 GHz de bande passante.

Le mode indirect copie du courant et intégration sur une capacité est une nouvelle approche originale basée sur l'utilisation de convoyeurs de courant (CC) (13). Une étude en cours confirme que cette méthode permet d'obtenir des gains élevés en basse fréquence (dus à l'intégration) tout en maintenant un gain suffisant en HF comparable au TIA. En technologie BiCMOS il est possible d'obtenir des bandes passantes de plusieurs GHz en utilisant les transistors SiGe (14) (15). Par ailleurs, la consommation en courant n'est que de 1 mA par convoyeur de courant.

Le circuit d'échantillonnage est réalisé à l'aide d'un transistor et une capacité de stockage qui n'est autre que la grille du transistor de lecture intégré à l'élément e_{ij} . Un circuit a permis de tester le concept d'échantillonnage avec une bande passante électrique de plus de 2 GHz et une fréquence d'échantillonnage de plus de 8 Géch/s.

3.1 Discussion

Les CABF intégrées vectorielles sont basées sur une structure centralisée qui entraîne une électronique plus complexe mais qui permet d'obtenir des performances relativement identiques aux CABF intégrées matricielles. La consommation est également beaucoup plus importante et peut même devenir un problème majeur. L'avantage de cette structure vectorielle est sa plus grande sensibilité. En effet, toute la lumière est collectée par un seul vecteur de photodétecteur, donc la sensibilité est potentiellement beaucoup plus élevée que la structure matricielle. De plus, le photodétecteur peut être plus facilement optimisé car la surface d'intégration est plus importante.

4 Conclusion

Les CABF intégrées sont à leur balbutiement. Les performances actuelles atteignent une bande passante de l'ordre du GHz et un taux d'échantillonnage de 8 Géch/s environ. La technologie actuelle devrait permettre de multiplier par 10 ces performances, ce qui placerait ces caméras comme des alternatives aux CABF conventionnelles pour des applications où une résolution temporelle de quelques dizaines de picoseconde est nécessaire.

5 Références

1. *A new spatiotemporal CMOS imager with analog accumulation capability for nanosecond low-power pulse detections*. F. Morel, J.P. Le Normand, C.V Zint, W. Uhring, Y. Hu, D. Mathiot. 2006, IEEE Sens. J., pp. 1200-1208.
2. *An ultrahigh-speed color video camera operating at 1,000,000 fps with 288 frame memories*. Kitamura, K., et al. 2009. ICHSIP. Vol. Proceedings Vol. 7126.
3. *Physical and electrical bandwidths of integrated photodiodes in standard CMOS technology*. S. Radovanovic, A.J. Annema, B. Nauta. s.l. : IEEE.

4. *Integration of Photonic Detector in Standard SiGe HBT BiCMOS*. G. Meinhardt, J. Kraft, H. Zimmermann. 2006. ECS Transaction. pp. 877-891.
5. *Low-cost, High-efficiency and high-speed SiGe Phototransistors in commercial BiCMOS*. T. Yin, A.M. Pappu, A.B. Apsel. 1, JANUARY 2006, IEEE Photonics technology letters, Vol. 18, pp. 55-57.
6. *Design and Properties of Phototransistor Photodetector in Standard 0.35 μm SiGe BiCMOS Technology*. K.-S. Lai, J.-C. Huang, K. Y.-J. Hsu. 3, March 2008, IEEE transaction on electron devices, Vol. 55, pp. 774-781.
7. *First Fully 2-D Array of single-photon detectors in standard CMOS technology*. A. Rochas, M. Gösch, A. Serov, P.A. Besse, R.S. Popovic, T. Lasser, R. Rigler. 7, JULY 2003, Vol. 15, pp. 963-965.
8. *Single Photon Avalanche Detectors in Standard CMOS*. M. Dandin, N. Nelson, V. Saveliev, H. Ji, P. Abshire, I. Weinberg. 2007. IEEE SENSOR. pp. 585-588.
9. *Low-noise avalanche photodiode in standard 0.35 μm CMOS technology*. L. Pancheri, M. Scandiuazzo, D. Stoppa, G.F.D. Betta. 1, IEEE transasction on electron devices, Vol. 55, pp. 457-461.
10. *Design and characterization of a fast CMOS multiple linear array imager for nanosecond light pulse detections*. B. Casadei, J.P. Le Normand, Y. Hu, B. Cunin. 2003, IEEE Trans. Instrum. Measur, Vol. 52, pp. 1892-1897.
11. *State of the Art 60 GHz, 3.6 k-Ohm Transimpedance Amplifier for 40 Gb/s and Beyond*. Kobayashi, K.W. 2003. IEEE Radio Frequency Integrated Circuits Symposium. pp. 55-58.
12. *Integrated High Frequency Low-Noise Current-Mode Optical Transimpedance Preamplifier: Theory and Praticce*. T. Vanisri, C. Toumazou. 6, JUNE 1995, IEEE Journal of solid-state circuits, Vol. 30, pp. 677-685.
13. *A second generation current conveyor and its applications*. Sedra, A.S., Smith, K.C. 1, February 1970, IEEE trans. Circuit theory, Vol. 17, pp. 132-134.
14. *2 GHz Controlled current conveyor in standard BiCMOS technology*. F. Seguin, A. Fabre. 6, 2001, Electronics letters, Vol. 37, pp. 329-330.
15. *2.2 GHz All npn second generation controlled conveyor in pseudoclass AB Using 0.8- μm BiCMOS technology*. F. Seguin, B. Godara, F. Alicalapa, A. Fabre. 7, 2004, Vol. 51, pp. 369-373.