

# SEPTIEME COLLOQUE SUR LE TRAITEMENT DU SIGNAL ET SES APPLICATIONS



NICE du 28 MAI au 2 JUIN 1979

---

STRUCTURE LOGIQUE ET PHYSIQUE DE L'INFORMATION DANS UN SYSTEME  
MULTIPROCESSEUR ADAPTE AU TRAITEMENT D'IMAGES

J.L. BASILLE - S. CASTAN - J.Y. LATIL

Laboratoire CERFIA - Université Paul Sabatier - 118, Route de Narbonne - 31077 TOULOUSE CEDEX

---

## RESUME

Nous décrivons dans cet article la structure physique de la mémoire spécifique du système SY.MP.A.T.I. (SYstème MultiProcesseur Adapté au Traitement d'Images).

Cette structure est calquée sur l'organisation logique des images : notion de fenêtre, directement adressable, pouvant être de forme quelconque grâce à l'utilisation de fonction logiques élémentaires.

D'autre part, il est possible d'effectuer très rapidement, au niveau de la mémoire, des traitements simples grâce au parallélisme autorisé par la structure en blocs de chaque mémoire image.

## SUMMARY

In this article, we describe the specific memory physical structure of the SY.MP.A.T.I. system (SYstème MultiProcesseur Adapté au Traitement d'Images). This memory structure is built on the model given by the logical organization of the images : notion of window, directly adressable, with any shape window usable by elementary logical functions. Otherwise it is possible to compute, in very short time at memory level, plain procedures because of the memory bloc structure.



STRUCTURE LOGIQUE ET PHYSIQUE DE L'INFORMATION DANS UN SYSTÈME  
MULTIPROCESSEUR ADAPTE AU TRAITEMENT D'IMAGES

### INTRODUCTION

Les quantités d'information à manipuler en traitement d'images sont telles que leur exploitation en temps réel ou pseudo-réel n'est possible que dans deux cas :

- les traitements à effectuer sont suffisamment simples et/ou le(s) processeur(s) suffisamment puissant(s) pour qu'ils puissent être exécutés sans stocker l'information dont le débit n'est pas ralenti.
- les traitements sont relativement complexes et nécessitent la conservation totale ou partielle de l'information (rétroaction possible) mais sont parallélisables.

C'est dans ce deuxième contexte que nous nous sommes placés pour étudier une structure de système multiprocesseur adapté aux traitements d'images effectués, en particulier à partir d'opérateurs locaux (figure 1).

Nous présentons ici la mémoire spécifique de ce système SY.MP.A.T.I.\* avec ses caractéristiques et ses modes d'accès.

### STRUCTURE LOGIQUE

#### Notion de fenêtre :

L'information concernant les images à traiter est stockée dans l'une des mémoires d'images. Sa structure est banalisée grâce à la notion de fenêtre, celle-ci pouvant être constituée d'une image entière.

Les fenêtres les plus simples sont définies comme des sous-matrices rectangulaires de la matrice des points constituant l'image considérée. Il suffit donc dans ce cas, de fournir les coordonnées délimitant cette sous-matrice.

Mais, afin de pouvoir définir des fenêtres de forme quelconque, il nous a paru intéressant de pouvoir effectuer des opérations logiques élémentaires entre deux fenêtres, l'une contenant l'information, l'autre servant de masque.

Afin de conserver une structure correspondant à un rangement ligne par ligne, il est nécessaire d'utiliser un masque à 3 états ou bien deux masques binaires.

La décomposition en régions d'une image, fournit une illustration simple d'une telle utilisation. Si une mémoire image contient les niveaux des points d'une image et si une autre mémoire image contient, pour chaque point, le numéro de la région à laquelle il appartient, il est possible d'obtenir les niveaux des points d'une région quelconque, cet accès étant réalisé en un seul balayage, soit 20 ms.

#### Requêtes d'accès :

Lorsqu'un processeur demande à l'allocateur de ressources (figure 1) de charger, dans la mémoire qui lui est associée, une fenêtre d'une image donnée, il lui fournit :

- soit le nom de la fenêtre si celle-ci a déjà été définie auparavant. Sa définition doit alors être présente dans la table descriptive des fenêtres.
- soit la définition de la fenêtre comprenant :
  - . le nom de la fenêtre-mère
  - . ses coordonnées par rapport à celle-ci
  - . ses dimensions
  - . son type.

Dans ce deuxième cas, la définition de la fenêtre pourra être conservée dans la table descriptive des fenêtres, sous le nom fourni par le processeur demandeur.

\* SYstème MultiProcesseur Adapté au Traitement d'Images.

### STRUCTURE PHYSIQUE

#### Support :

Il sera constitué d'au moins deux mémoires de 256 K octets chacune, permettant le stockage de deux images de 512 x 512 points, chaque point étant codé sur 1 octet, ou de deux fois 8 images binaires.

Une mémoire est constituée de 16 blocs de 16 K octets chacune (figure 2). La capacité de ces blocs peut être portée à 32 K octets ; ils sont réalisés à partir de boîtiers de mémoire R.A.M. dynamique de 16 K bits.

Cette structure permet, tout en ayant des temps d'accès de l'us au niveau de chaque bloc, d'obtenir un temps moyen d'accès à la mémoire d'image, inférieur à 100 nano-secondes.

Cette cadence va permettre des transferts d'information entre les mémoires et les différents organes d'entrée et (ou) de sortie de type caméra, moniteur TV, ..., en temps réel.

L'accès aux mémoires d'images s'effectue de deux manières différentes :

- suivant un balayage caméra : exploration en séquence sur les lignes paires puis sur les lignes impaires de l'image,
- suivant un balayage image : exploration en séquence sur les lignes successives de l'image.

#### Adressage :

Le système d'adressage est principalement constitué de deux mémoires binaires, de 512 x 512 bits chacune, dont l'accès est identique aux mémoires d'images.

Le principe d'adressage repose sur l'utilisation d'une ou deux mémoires de masque.

La (ou les) mémoire(s) de masque utilisée(s) peut (ou peuvent) être :

- soit une mémoire image
- soit l'une des deux mémoires binaires.

On peut ainsi avoir les fonctionnements suivants :

- soit la lecture ou l'écriture de l'une des deux mémoires d'images de 512 x 512 octets
- soit en utilisant une mémoire de masque balayée en parallèle avec la mémoire adressée. Dans ce cas, l'élément binaire de la mémoire de masque indique si l'on peut lire ou écrire dans l'octet correspondant :
  - . élément binaire à 0 : lecture et écriture interdites (ou masquées)
  - . élément binaire à 1 : lecture et écriture autorisées (ou démasquées).

Si la mémoire de masque utilisée est l'une des mémoires d'images, sa binarisation est réalisée au cours du balayage, son contenu n'étant pas modifié.

- Soit en utilisant deux mémoires de masque balayées en parallèle avec la mémoire adressée. Dans ce cas, le transfert est défini par le tableau suivant :

Premier Masque	Deuxième Masque	Transfert
0	0	Octet masqué
0	1	Octet forcé à 0 à la lecture et masqué à l'écriture
1	0	
1	1	Octet transféré



STRUCTURE LOGIQUE ET PHYSIQUE DE L'INFORMATION DANS UN SYSTEME  
MULTIPROCESSEUR ADAPTE AU TRAITEMENT D'IMAGES

Ce système d'adressage, très proche de la structure logique des images, offre une très grande souplesse d'utilisation.

Opérateurs locaux :

Pour effectuer certains traitements élémentaires sur les images, il nous a paru intéressant d'exploiter le parallélisme autorisé par la structure particulière des mémoires.

Nous avons ajouté, à chacun des 16 blocs constituant chacune des mémoires, une unité de traitement (figure 3).

Ces unités de traitement sont pilotées par une unité de commande.

Les travaux exécutés sur les unités de traitement étant conditionnés par des indicateurs, ces indicateurs peuvent être positionnés par le contenu du masque relatif au point à traiter ou par le résultat de calculs antérieurs.

Chaque unité de traitement est en communication avec les unités correspondant aux points adjacents, dans le segment de ligne formé de 16 points, ces points correspondent au contenu d'une même adresse des 16 blocs mémoire (figure 2).

Ainsi cette organisation, qui permet en un seul cycle mémoire, d'accéder à 16 points consécutifs et en 8 cycles aux 8 voisins de ces 16 points, autorise des traitements locaux très rapides.

Une évaluation du temps d'exécution de quelques algorithmes classiques effectués sur des images multineaux de 512 x 512 points nous donne les résultats suivants :

- calcul du gradient sur les 4 voisins : 140 ms
- calcul du gradient sur les 8 voisins : 200 ms
- corrélation avec un masque binaire 5 x 5 points contenant 10 points non nuls : 100 ms
- transposition d'une image complète : 300 ms

CONCLUSION

La structure physique de la mémoire spécifique de ce système SY.MP.A.T.I. permet donc d'effectuer des transferts de fenêtres quelconques à partir d'une mémoire image vers une autre mémoire image ou bien vers la mémoire associée à un processeur.

La notion de fenêtre apporte en liaison avec la table descriptive des fenêtres, une grande souplesse d'utilisation (définition directe, accès par nom, références chaînées).

Ces fenêtres peuvent être définies simplement par leurs coordonnées ou bien être le résultat d'opérateurs logiques élémentaires sur d'autres fenêtres.

Lors du transfert d'une fenêtre vers une mémoire image, il est possible d'effectuer des traitements simples de façon rapide grâce au parallélisme autorisé par la structure en blocs de chaque mémoire image.

REFERENCES BIBLIOGRAPHIQUES

J.L. BAER, J.P. BOVETT

Compilation of arithmetic expression for parallel computations  
IFIPS Congress 1968

G.H. BARNES & al.

The ILLIAC IV Computer  
IEE Trans. Comput. Vol. C-17 pp 746-57 Aug. 1968

A.J. BERNSTEIN

Analysis of programs for parallel processing  
IEEE Trans EC n° 5 oct 1966

S. CASTAN, J.Y. LATIL

CAPTTOUL : Le CAPteur d'Images de TOULOUSE  
Automatisme n° 3-4 Mars avril 1976

D. COMTE, G. DURRIEU

Techniques et exploitations de l'Association Unique  
Vol. 5,7, 75, contrat SESORI 74.167

M.E. CONWAY

A multiprocessor system design  
Proce. AFIPS Fall Joint Comp. Conf. 63

L. CORDELLA, M.J.B. DUFF, S. LEVIALDI

Comparing Sequential and Parallel Processing of Pictures  
Proc. 3è international Joint Conf. on Pattern Recognition nov. 8,11, 1976

M.J.B. DUFF, D.M. WATSON

A parallel computer for Array Processing  
Information processing 74.  
North-Holland Publishing Company 1974 pp 94-97

J. GODSEN

Explicit parallel processing description and control in programs for multi and uni-processor computers  
1966 Fall Joint Comp Conf AFIPS Proc  
Vol. 29, Washington, D.C. : Spartan, 1966, pp. 651-660

HOLLAND

A Universal computer capable of executing an arbitrary number of sub-programs simultaneously  
Proc Eastern Joint Computer Conf Dec. 1959

L. LAMPORT

The parallel execution of DO Loops  
Comm. ACM 17,2 (feb.1974) pp 83-93

SAGAMORE COMPUTER CONFERENCE

On parallel processing  
Proc Syracuse 1973 Aug. 22,24

R.A. STOKES

ILLIAC IV : Route to parallel computers  
Electronic Design, Vol 26 pp 64-69 Dec.20, 1967

R.J. SWAN, S.H. FULLER, D.P. SIEWIPREK

A modular multi-processor  
AFIPS Conference proceedings Vol.46, AFIPS PRESS

C. TIMSIT, R. BOUDAREL

PROPAL 2 Une nouvelle architecture de calculateur adaptée au traitement du signal  
Colloque national sur le traitement du signal et ses applications  
Nice 26-30 avril 1977



STRUCTURE LOGIQUE ET PHYSIQUE DE L'INFORMATION DANS UN SYSTEME  
MULTIPROCESSEUR ADAPTE AU TRAITEMENT D'IMAGES

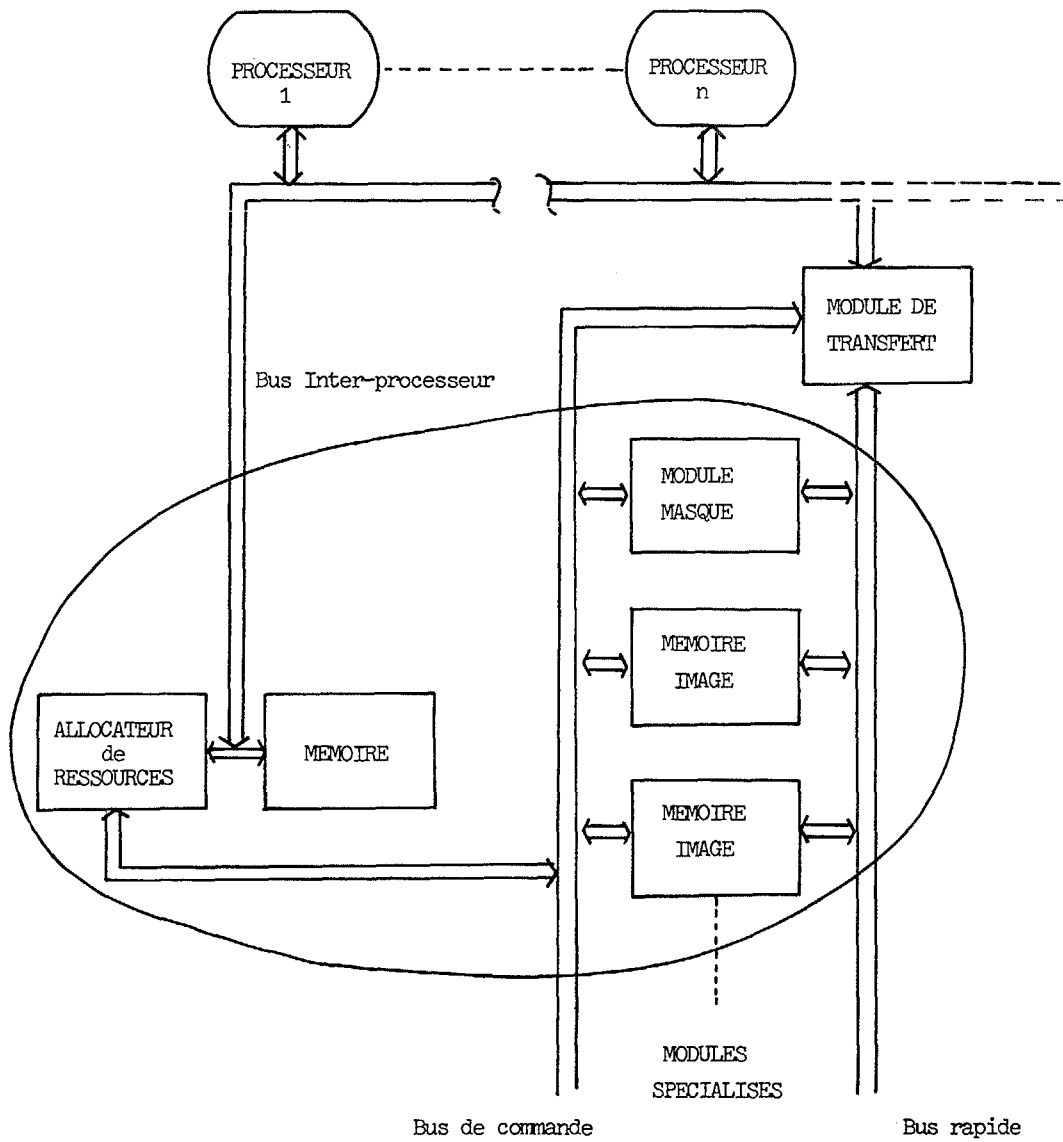


Figure 1 : Système multiprocesseur adapté au traitement d'images.

STRUCTURE LOGIQUE ET PHYSIQUE DE L'INFORMATION DANS UN SYSTEME  
MULTIPROCESSEUR ADAPTE AU TRAITEMENT D'IMAGES

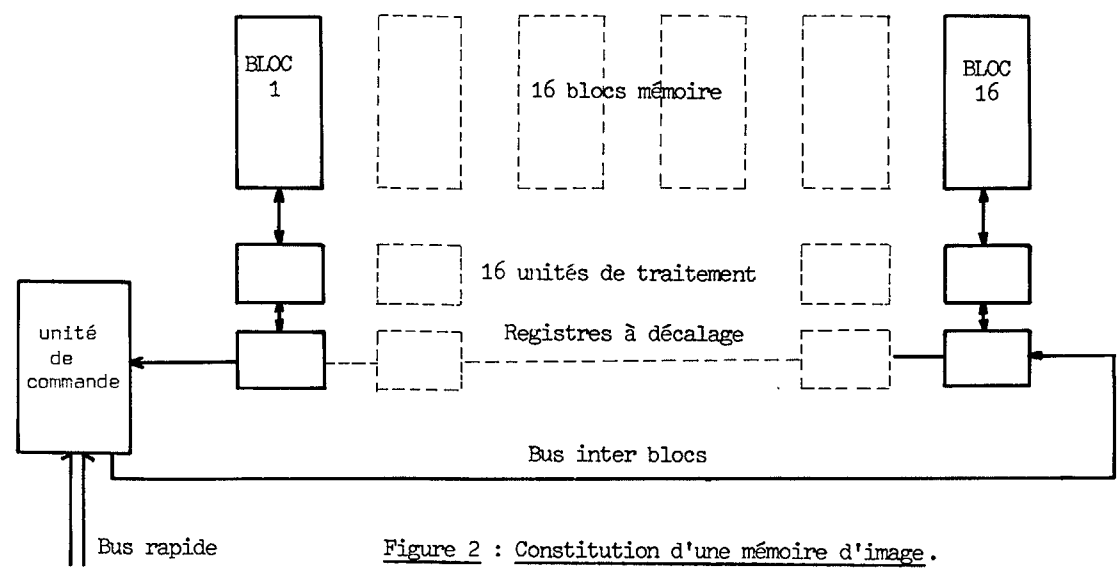


Figure 2 : Constitution d'une mémoire d'image.

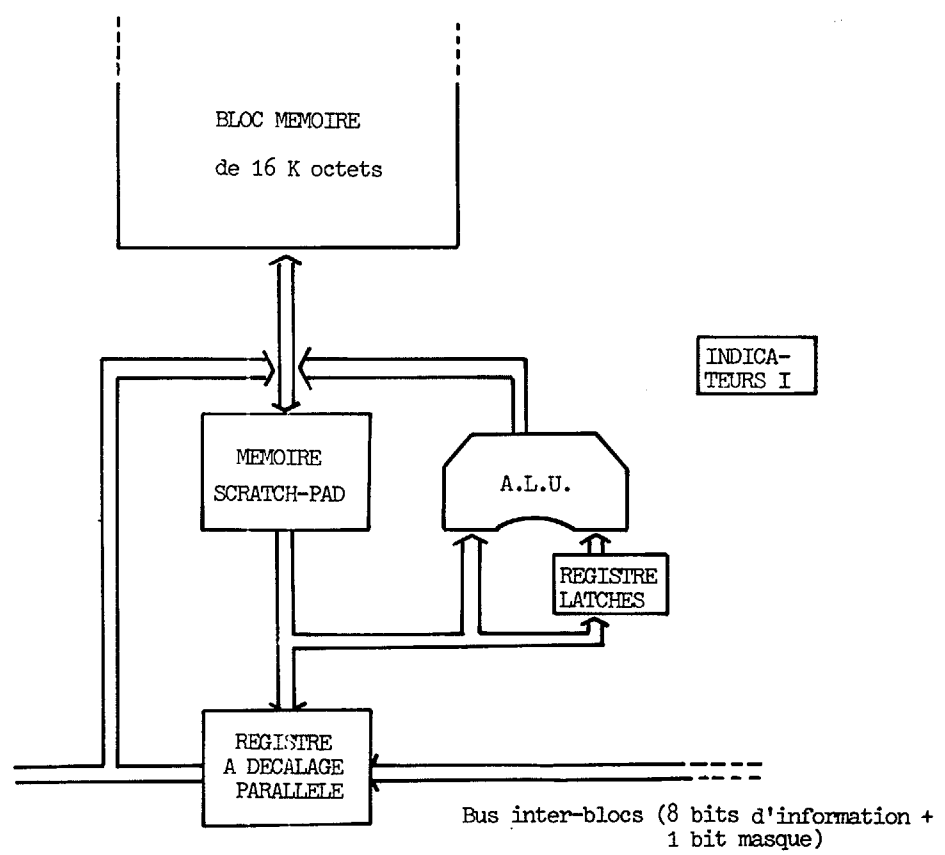


Figure 3 : Unité de traitement associée à chaque bloc mémoire.