

SEPTIEME COLLOQUE SUR LE TRAITEMENT DU SIGNAL ET SES APPLICATIONS

NICE du 28 MAI au 2 JUIN 1979

LE PRE-PROCESSEUR DE SIGNAL PPS

MM. GIRY - LAIDET - MICHEL

SINTRA - 26 rue Malakoff 92600 ASNIERES

RESUME

Le PPS est un processeur microprogrammé militarisé, optimisé pour les applications de traitement digital du signal et destiné à s'intégrer normalement entre la chaîne d'acquisition et le calculateur classique d'usage plus général. Le PPS a pour objectif de remplacer à cet endroit les dispositifs câblés spécifiques habituellement utilisés.

La structure PPS se caractérise par la mise en oeuvre :

- de processeur d'entrée/sortie en accès direct sur une mémoire double port indépendant reliée par ailleurs au processeur central,
- de processeur d'adressage indépendant du processeur de traitement et travaillant en simultanéité,
- de structure d'accueil pour "opérateurs" standards ou spécifiques réalisant les fonctions les plus répétitives.

L'intérêt du PPS apparaît principalement dans tous les domaines du traitement du signal (sonar, radar, infrarouge, TV, COMINT, ELINT, etc...) pour des applications demandant la mise en oeuvre d'algorithmes de traitement de signal variés, adaptatifs et/ou évolutifs au cours de la vie du matériel.

La définition du PPS a été entreprise sous l'égide de la DRET et son développement est réalisé sous contrat de la DTCN.

SUMMARY

The "PPS" is a militarized and microprogrammed digital signal processor.

In a complex system, its aims to be included between the sensors circuits and the general purpose computer in order to implement the functions, usually performed by specific hardware.

The "PPS" structure is characterized by the use of :

- a input/output processor with direct access at a two independent ports memory the second port linked to the central processor,
- an adress processor, independant of the I/O and main processors and working simultaneously with them,
- an open structure, able to include if necessary standard or specific hardware operators, to implement the most repetitive functions.

The PPS appears to be very attractive and efficient in every fields of digital signal processing (sonar, radar, IR, TV, COMINT, ELINT, ...) when the applications need various successive signal processing algorithms or processing evolving along the live of the system.

The design of PPS was spoundsored by DRET (Direction des recherches et etudes techniques) and the development into a fully military product is managed under a DTCN contract.



1 - PRESENTATION GENERALE

1.1 - DEFINITION ET OBJECTIFS

Le PPS (Pré-Processeur de Signal) est un processeur microprogrammé militarisé, optimisé pour les applications de traitement digital du signal et destiné à s'intégrer normalement entre la chaîne d'acquisition et le calculateur classique d'usage plus général. Le PPS a pour objectif de remplacer, à cet endroit, les dispositifs câblés spécifiques habituellement utilisés.

La structure du PPS a été conçue pour mettre à profit les particularités des algorithmes les plus courants rencontrés pour le traitement des signaux par des méthodes paramétriques ou non paramétriques (filtrages linéaires récurrents et transversaux, translations de fréquence, transformée orthogonale rapide de Fourier, Walsh, Hadamard et algorithmes en dérivant, filtrage de Kalman, intégration, normalisation, contrôle automatique de gain) et obtenir, ainsi, des ratios de performances (nombre d'opérations/encombrement ou consommation ou coût) meilleurs ou équivalents à ceux qui peuvent être obtenus avec des circuits câblés spécifiques pour chaque problème particulier.

Le PPS met ainsi à la disposition des utilisateurs une solution digitale microprogrammée à la plupart des problèmes de traitement du signal.

1.2 - PRESENTATION EXTERIEURE DU PPS

Les structures PPS sont composées d'un nombre limité de modules de base qui permettent de construire des Processeurs PPS avec une dynamique de puissance variant de 1 à 10 (par augmentation du parallélisme interne du processeur) ainsi que des structures multi-PPS pour atteindre les niveaux de puissance supérieurs.

Les modules seront réalisés sous forme de carte 1/2 ATR (format 160 mm x 90 mm) compatible avec les normes militaires en vigueur.

Sauf dans le cas de contraintes spécifiques d'aménagement, ces modules fonctionnels sont assemblés dans une mécanique standard selon 2 types de configurations de puissance croissante : PPS 16, PPS 32.

Un système de développement et de mise au point matériel et logiciel permettant la production de programme et la mise au point temps réel de n'importe quelles de ces structures est prévu.

1.3 - PRINCIPE DE CONCEPTION ET CARACTERISTIQUES GENERALES DU PPS

La conception du PPS a été guidée par les principaux critères suivants :

- hautes performances sur les algorithmes de traitement du signal,
- simplicité d'utilisation et de programmation,
- modularité et adaptabilité de la structure,
- sûreté de fonctionnement,
- réalisation à partir de composants militaires disponibles dans le cadre Français (technologie TTLS et microprocesseur bi-slice de la famille AMD 2900 version Sescossem SFC 92900).

Les hautes performances en traitement du signal sont atteintes à l'intérieur d'un processeur, d'une part en permettant l'exécution simultanée d'entrée/sortie, de calcul d'adresse de donnée, de calcul d'adresse d'instruction et de traitement arithmétique et logique, d'autre part en commandant des opérateurs arithmétiques puissants (multiplicateur combinatoire, opérateur

papillon FFT et de filtrage, etc...). Les niveaux de puissance supérieurs sont atteints par l'association de plusieurs PPS.

La simplicité, la modularité et l'extensibilité de la structure ont été obtenues par différents moyens. Les échanges sont "banalisés" autour de 2 bus de données internes qui forment une structure d'accueil d'opérateurs à mettre en place suivant les besoins.

Les moyens de production de programmes et de mise au point temps réel sont transportables et permettent la mise au point commode de toute structure PPS ou multi-PPS.

La sûreté de fonctionnement du PPS a été traitée dès la conception.

La détection et la localisation d'avarie à la carte de circuit imprimé près sont obtenues par test câblé sur les mémoires de données, d'instruction sur les voies d'échange, et par programme de test prédéfini.

La haute fiabilité du processeur découle de l'utilisation de composant à haute intégration ainsi que des normes de fabrication employées.

1.4 - APPLICATIONS DES MODULES ET STRUCTURES PPS

1.4.1 - Recensement des domaines d'applications

L'intérêt du PPS apparaît principalement pour des applications demandant la mise en oeuvre d'algorithmes de traitement de signal variés, adaptatifs et/ou évolutifs au cours de la vie du matériel. Les solutions PPS permettent alors de réduire au mieux le volume de matériel, tout en restant la meilleure solution vis-à-vis des autres critères de facilité d'étude et de mise au point de foisonnement (nb de type de cartes de circuit imprimé) et de possibilités d'évolutions

2 - CRITERES DE CONCEPTION

La conception du PPS est partie d'une analyse étendue des besoins dans les chaînes de traitement de signal des différents domaines d'application. Cette analyse a induit les principales conclusions suivantes :

- unicité des algorithmes de base, demandant les plus fortes charges de calcul, utilisés d'un domaine d'application à l'autre (filtrage, FFT, CAG, etc...),
- caractéristiques communes affirmées des algorithmes de base :
 - . fort parallélisme intrinsèque explicite ou implicite,
 - . algorithmes dont le processus interne d'adressage est indépendant du traitement des données,
 - . dominante des opérations arithmétiques avec une importance particulière à la multiplication,
- identité des problèmes de mise en système :
 - . traitement sur un flot continu et rapide de données,
 - . chemin de données dont le parallélisme intrinsèque, le débit d'échantillons et la position relative de ces échantillons évoluent le long de la chaîne de traitement,
 - . dynamique de traitement se satisfaisant dans la plupart des cas d'un champ de 16 bits,
 - . traitement sur des données réelles ou complexes,
 - . grande dynamique de besoin de puissance de traitement dans chaque domaine d'application,
- identité des besoins Systèmes :
 - . adaptabilité des traitements sans nécessiter de modification du matériel,
 - . sûreté de fonctionnement.



LE PRE-PROCESSEUR DE SIGNAL PPS

Le Pré-Processeur de Signal PPS a été conçu pour répondre à ces besoins.

C'est un processeur microprogrammé, optimisé pour obtenir les meilleurs ratios de performances en traitement de signal (vitesse de traitement/encombrement ou consommation).

La structure interne du PPS exploite les parallélismes généraux rencontrés en traitement de signal : les processus d'entrée/sortie, d'adressage et de traitement sont distincts et peuvent être exploités simultanément.

Le processus de traitement est affecté soit à un processeur microprogrammé d'usage général, soit à des opérateurs plus spécifiques couplés sur une structure d'accueil interne permettant de les alimenter en données à un débit compatible avec leur vitesse de traitement.

Les PPS peuvent être associés en structure multiprocesseurs banalisés de type MIMD (Multiple Instruction Multiple Data). Ces structures permettent de traiter les débits de données et d'atteindre les niveaux de puissance voulus pour résoudre les problèmes des systèmes les plus complexes de traitement de signal. La structure MIMD a été préférée à la structure SIMD (Single Instruction Multiple Data) car elle s'adapte plus efficacement aux variations de parallélisme et aux réarrangements de données nécessaires en exécutant les algorithmes successifs d'une chaîne de traitement.

3 - STRUCTURE DU PPS

Les configurations PPS se distinguent en structure monoprocasseur PPS 16 et PPS 32 et en structure multiprocasseur. Toutes ces configurations sont construites à partir d'un petit nombre d'éléments de base standard (processeur central, processeur d'adressage, mémoire de données, canaux d'E/S, opérateurs standards) auxquels peuvent être adjoints, par application, des éléments spécifiques qui sont soit des "opérateurs" couplés sur les bus internes, soit des coupleurs d'E/S sur les canaux d'E/S.

3.1 - MODULES DE BASE

Les caractéristiques les plus importantes des ensembles de base standard sont rappelés succinctement.

3.1.1 - Le processeur central

Le processeur central comprend la Mémoire morte de Micro-Instruction (MMI) à laquelle peuvent être adjointes la Mémoire vive d'instruction (MEV), les cartes de commande (compteur ordinal C.O. et horloge HOR), l'UAL et une carte dite registre d'Accès Programmé (RAP) qui permettent d'adresser la mémoire de données lorsque un processeur d'adressage (PAD) distinct n'est pas utilisé (cas PPS 16). Ce mode d'adressage sert aussi (cas PPS 32) en liaison avec le processeur d'adresse pour adresser simultanément 2 mots distincts dans 2 bacs mémoires différents.

3.1.2 - Le processeur d'adressage (PAD)

Le processeur d'adressage est commandé par une partie spécifique de la mémoire de micro-instruction. Il permet le calcul des adresses de données en simultanéité avec le traitement des données effectuées par ailleurs.

3.1.3 - La mémoire de données (MEV)

La mémoire de données est une mémoire de 4 K x (16 + 1) bits dotée de 2 accès d'adressage. Son temps de cycle étant moins du double du temps de cycle (200 nsec) du processeur central, elle peut recevoir en partage temporel 2 adressages distincts par cycle processeur. Cette caractéristique est utilisée pour permettre les entrées/sorties en Accès Direct Mémoire en transparence complète du traitement.

3.1.4 - Canaux d'entrées/sorties

Les canaux d'entrées/sorties sont de 2 sortes :

L'entrée/sortie programmée (ESP) permet de dialoguer avec plusieurs périphériques par échange courtois et sans ajout de matériel pour relier les PPS entre eux. Ce module permet de transférer en parallèle des données de 16 bits (+ parité) et permet d'adresser 32 périphériques. Le module assure aussi un interface V24 en boucle de courant à vitesse programmable entre 110 et 2400 bauds.

L'accès direct mémoire permet de transférer les données en mémoire à un débit allant jusqu'à 400 nsec/mot. Le nombre d'ADM distincts connectables à un PPS peut être aussi grand que le nombre de modules mémoire de données, mais un seul ADM peut aussi être couplé à l'ensemble ou à une partie des mémoires de données.

Compte tenu de la structure d'adressage à la mémoire de données MEV qui est en double accès, l'entrée ou la sortie de données par l'ADM s'effectue sans perturber ni retarder des lectures ou écritures mémoire, demandées par le processeur central ou le processeur d'adresse, sur le même module mémoire.

Des coupleurs d'E/S standard sont disponibles pour être couplés sur ces canaux. Ce sont :

- un coupleur de l'ADM PPS à l'AMC MITRA,
- un coupleur IEEE 488 couplé sur le canal programmé.

3.1.5 - Les opérateurs

a) - Structure d'accueil

Le PPS présente une "structure d'accueil" pour des opérateurs remplissant des tâches spécifiques et hautement répétitives.

La structure d'accueil PPS réalise vis-à-vis des opérateurs les différentes tâches suivantes :

- elle assure les opérations d'entrée/sortie externes et le processus d'adressage mémoire des informations allant ou revenant vers les opérateurs,
- elle gère les commandes qui sont nécessaires aux opérateurs,
- elle définit une structure de couplage standardisée et banalisée, composée de 2 bus internes A et B. Le bus A transfère 16 bits en parallèle en configurations PPS 16 et PPS 32 bits (2 fois 16 bits) en parallèle en configuration PPS 32. Le bus B transfère 16 bits en parallèle.

b) - Types d'opérateurs

Deux types d'opérateurs peuvent être couplés sur la structure d'accueil PPS les opérateurs synchrones et les opérateurs asynchrones.

- Opérateurs synchrones

Ces opérateurs doivent travailler en synchronisme avec la machine centrale du PPS à partir de laquelle ils élaborent leur propre séquençement. Le temps de calcul de l'opérateur synchrone reste toujours le même nombre de micro-instructions (et non forcément de cycles) du processeur central.



- Opérateurs asynchrones

Ces opérateurs ont un temps de calcul qui peut être variable et envoient un signal fin d'opération au PPS sous forme de conditions externes.

c) - Opérateurs standards

Un ensemble d'opérateurs standards a été défini pour le PPS mais la conception même de la structure d'accueil PPS permet aux utilisateurs de définir à leur convenance et dans le cadre précité un opérateur spécialement adapté à leur problème. (M. GHERBI)

Actuellement 3 opérateurs standards de types synchrones sont réalisés ; un opérateur multiplication (MUL), un opérateur de "Papillon FFT" et un opérateur de "filtrage transversal". Un ensemble d'autres opérateurs ont été étudiés et doivent être réalisés ; l'opérateur d'accélération de l'arithmétique flottante, l'opérateur d'aide à la normalisation, l'opérateur racine carrée.

- Opérateur "papillon FFT"

Cet opérateur synchrone réalise sous un volume réduit (3 cartes 1/2 ATR) soit les opérations du papillon FFT à dichotomie dans le temps et en flottant par bloc avec une dynamique de signaux d'entrée sur 14 bits et de sortie sur 16 bits (en 5 cycles processeur soit 1 microseconde), soit la multiplication complexe ou complexe conjuguée, soit la multiplication double précision (toujours en 5 cycles processeur soit 1 microseconde).

Les performances de cet opérateur ont été choisies de façon qu'il puisse traiter les données au débit que la structure d'accueil PPS peut lui fournir dans les boucles de base de l'algorithme de FFT (soit 3 mots complexes en entrée et 2 mots complexes en sortie).

- Opérateur de "filtrage transversal"

L'opérateur de filtrage stocke les coefficients réels du filtre transversal envoyé par le PPS (jusqu'à 32) puis exécute la fonction de filtrage ($a_i x_i$) sur les données envoyées dans l'ordre voulu par le PPS à raison d'une instruction (200 nsec) par donnée réelle (16 bits) ou complexe (2 x 16 bits). Les opérations de cumul s'effectuent sur 32 bits et l'opérateur sort les résultats de filtrage cadré sur 16 bits avec indication éventuelle de débordement.

3.2 - CONFIGURATION PPS 16

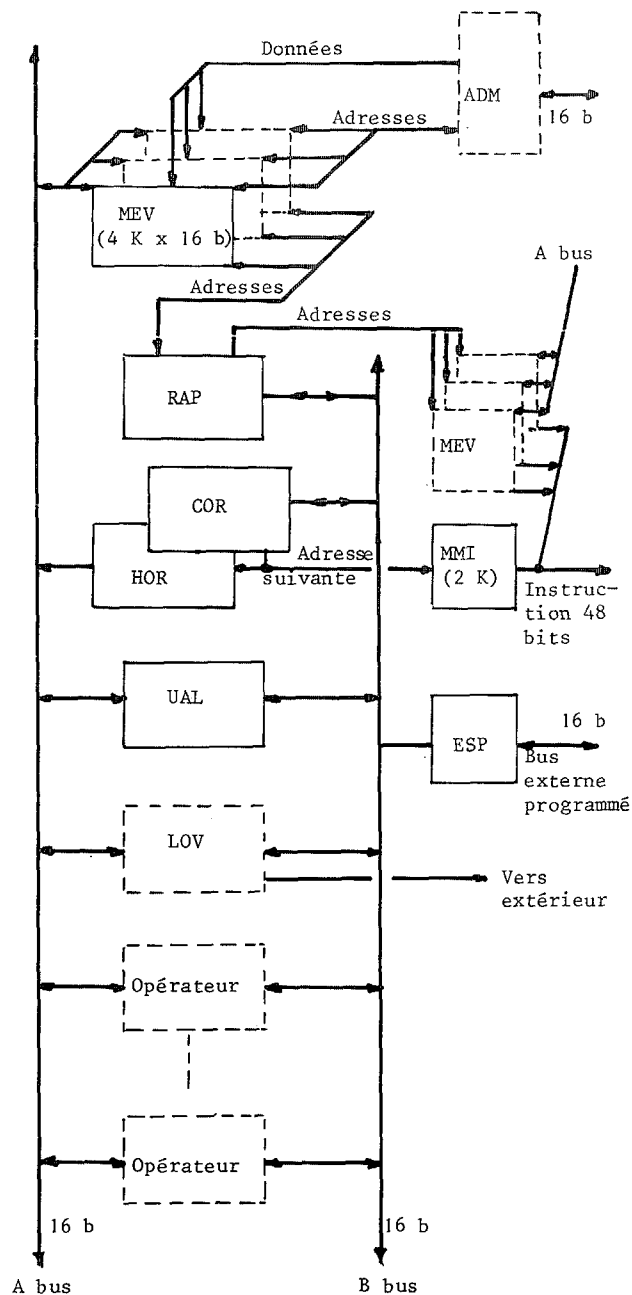
La configuration PPS 16 est présentée figure 1 de façon à montrer les principales inter-relations entre les modules (1 carte 1/2 ATR par module).

La configuration de base peut donc être réduite (jusqu'à 7 cartes) y compris mémoires d'instruction, de données et coupleur d'E/S microprogrammé.

Dans les extensions on remarque :

- l'ajout à la mémoire morte d'instruction (MMI) de mémoire vive d'instruction sous commande de microprogramme dans MMI et par l'intermédiaire du bus A,
- les accès direct mémoire (ADM) se couplent à 1 ou plusieurs mémoires de données distinctes. Ils permettent la prise en compte simultanée d'informations à grand débit (400 nsec par mot) en transparence du traitement,
- les opérateurs standards ou spécifiques se couplent aux bus A et B dans les limites d'adressage.

Figure 1 - CONFIGURATION PPS 16



- ESP = Coupleur d'E/S programmé
- MEV = Mémoire vive
- MMI = Mémoire morte d'instruction
- ADM = Accès direct mémoire
- RAP = Registre d'adresse programmé
- COR = Compteur ordinal
- HOR = Horloge
- UAL = Unité arithmétique et logique
- LOV = Localisation d'avarie

3.3 - CONFIGURATION PPS 32

Le PPS 32 présenté figure 2 diffère du PPS 16 essentiellement par le doublement du bus A, chaque partie couplée à une ligne de mémoire de données et par l'introduction d'un processeur d'adresse PAD.

L'adressage des mémoires de données permet soit d'adresser un double mot (2 x 16 bits) situé à la même adresse dans les 2 plans mémoire parallèles, soit d'adresser dans la même micro-instruction 1 mot à une adresse (par le PAD) dans un plan mémoire sur le bus A₁ et 1 mot éventuellement à une autre adresse (envoyé par le RAP) dans un plan mémoire sur le bus A₂. On peut effectuer ainsi très efficacement des opérations diadiques sur 2 tableaux rangés sur des mémoires ayant accès à des bus distincts, soit procéder à raison d'1 micro-instruction par lot à un transfert de tableau d'une mémoire à l'autre.

L'accès simultané par micro-instruction à un double mot associé aux possibilités variées de calcul d'adresse du PAD oriente vers les applications demandant les plus forts débits de traitement. On remarquera son adaptation particulière aux algorithmes FFT et similaires.

4 - LOGICIEL PPS

4.1 - MICRO-INSTRUCTION DU PPS

Le PPS possède un seul type de micro-instruction de 48 bits lorsqu'il n'est pas doté de processeur d'adresse et de 64 bits avec un processeur d'adresse.

Du point de vue de la microprogrammation l'instruction se définit selon 9 sous-instructions ayant des actions distinctes et simultanées.

- Sous-instruction liée au processeur d'adressage

Cette sous-instruction permet d'adresser la mémoire dans le temps de l'instruction par une adresse indexée, cet index pouvant être le contenu d'un des 16 registres du processeur d'adresse ou un index immédiat fourni par la sous-instruction.

- Sous-instruction liée au bus A

Les adresses de la source (parmi 8) et de la destination (parmi 16) sur le bus B sont définies.

- Sous-instruction d'interruptibilité indiquant la possibilité ou non d'être interrompu.

- Sous-instruction de type d'adressage de mémoire de données

Cette sous-instruction permet :

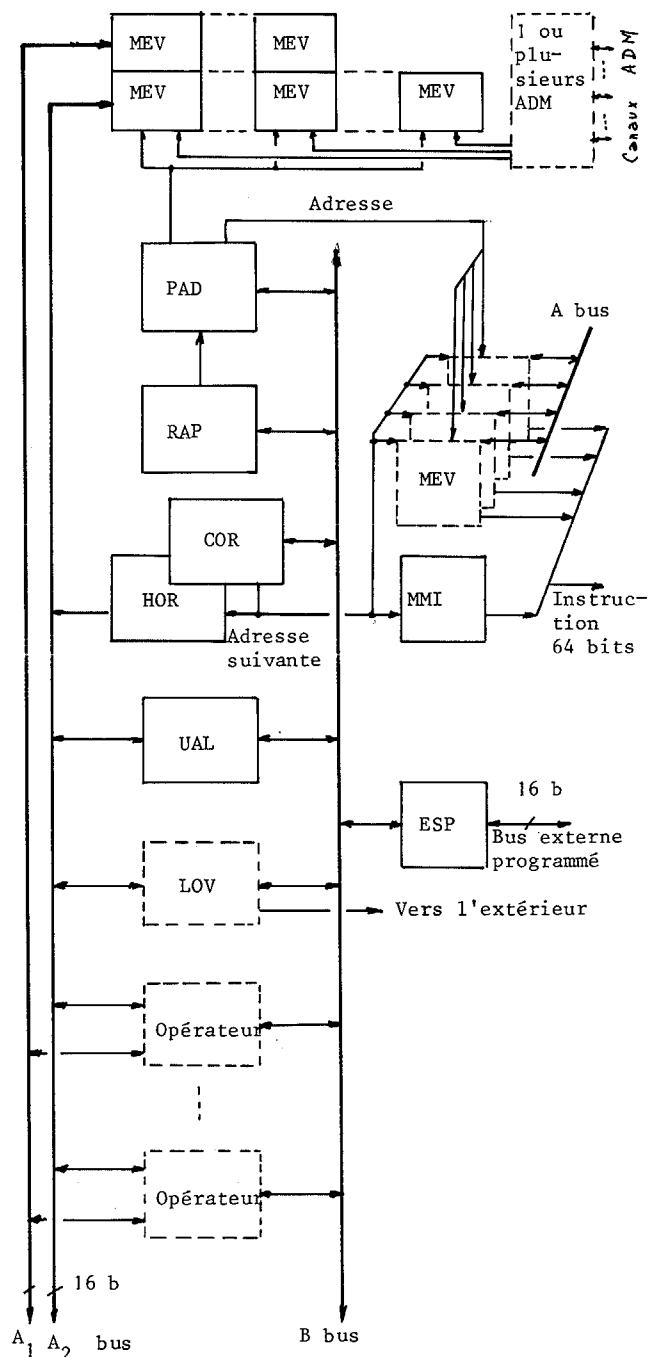
- de spécifier l'utilisation du registre d'adresse mémoire ou du registre de Pile,
- d'indiquer une lecture ou une écriture en mémoire,
- d'incrémenter ou de décrémenter les registres d'accès mémoire ou de pile.

- Sous-instruction de commande du compteur ordinal

Cette sous-instruction permet :

- le saut, sur conditions différées (6 conditions externes) ou immédiates, à sous-programme,
- le saut à adresse (12 bits) conditionnel ou inconconditionnel sur conditions immédiates ou différées (6 conditions externes),
- le saut avec sauvegarde, sur conditions différées ou immédiates, avec mise en pile de l'adresse courante.

Figure 2 : Configuration PPS 32





- Sous-instruction de commande de l'UAL et de valeur immédiate

En cas de sous-instruction valeur immédiate (16 bits sur le bus B), seule la sous-instruction UAL réduite peut être employée dans l'autre cas, on utilise la sous-instruction UAL complète qui donne toutes les possibilités de commande du 2901.

4.2 - SUPPORT DE PROGRAMMATION DU PPS

Le support de programmation du PPS a été étudié pour permettre son utilisation la plus large comme "produit". Ce support comprend :

- un logiciel de production de programme mis en oeuvre soit sur une configuration de la gamme MITRA, soit à partir d'un terminal time sharing du réseau CISI,
- une bibliothèque de microprogramme de base,
- un système de mise au point temps réel.

4.2.1 - Logiciel de production de programme PPS

Ce logiciel propose classiquement un assembleur modulaire translatable, un éditeur de lien et un chargeur translatable, mais bénéficie de particularités propres à faciliter la tâche de l'utilisateur. Le langage d'assemblage est défini en code APL ce qui permet d'utiliser toutes les possibilités de l'APL comme un macrogénérateur particulièrement puissant. La disponibilité de ce logiciel sur réseau time sharing permet de l'utiliser au prix d'investissements particulièrement limités.

Un simulateur PPS sous-système APL sera par ailleurs développé.

4.2.2 - Bibliothèque de microprogrammes de traitement de signal

Les fonctions les plus répétitives du traitement du signal FFT, filtre récursif d'ordre 2, filtre transversal, normalisation, multiplication matricielle, calcul d'écart type, calcul d'histogramme, etc...) sont actuellement en bibliothèque et doivent permettre à l'utilisateur peu averti d'avoir à programmer les algorithmes les plus "sensibles".

4.2.3 - Système de mise au point temps réel

Un système matériel portable de mise au point en environnement temps réel du PPS est fourni, en plus des moyens logiciels précités, pour l'aide à la mise au point.

Ce système comprend :

- une carte (MUX) incluse dans le caisson PPS pour prélever les états du PPS,
- une valise de mise au point avec panneau technique permettant de prélever sur Break point l'état de registre du PPS. A cette valise peut être associé un télécype permettant d'une part de commander les vidages mémoire, les modifications mémoire, le placement de break point, d'autre part de charger (en configuration autonome) les microprogrammes PPS.

Bibliographie

(GHERBI) Microsystèmes numériques à hautes performances (colloque GRETSI NICE 79).